



CINVESTAV-IPN

Biblioteca de Ingeniería Eléctrica



FB0000013633

CENTRO DE INVESTIGACION Y DE
ESTUDIOS AVANZADOS DEL
I. P. N.
BIBLIOTECA
INGENIERIA ELECTRICA

**Centro de Investigación y de Estudios Avanzados del I.P.N.
Departamento de Ingeniería Eléctrica
Sección de Computación**



Análisis Cualitativo de Circuitos Eléctricos

Tesis presentada por el **Ing. Jaime Cerda Jacobo**¹ para obtener el grado de **Maestro en Ciencias** en la especialidad de **Ingeniería Eléctrica** con opción en **Computación**.

Trabajo dirigido por:

- **Dr. Juan José Flores Romero,**
UMSNH, Facultad de Ingeniería Eléctrica
- **Dr. Guillermo B. Morales Luna,**
CINVESTAV, Sección de Computación

¹Becario CONACYT 62068

México, D.F., 30 de Junio del 2000

CENTRO DE INVESTIGACION Y DE
ESTUDIOS AVANZADOS DEL
I. P. N.
BIBLIOTECA
INGENIERIA ELECTRICA

CLASIF.	22
ADQUIS.	1972
FECHA	1972
PROCED.	1972

Dedicatoria

A **Sandra, Sandy, Jaimito y Pablito**, por los gratos momentos que me brindaron durante el desarrollo de este trabajo. . .

A mis padres **J. Guadalupe Cerda López y Ma. de Jesús Jacobo Ortíz**, por su constante apoyo anteponiendo siempre el amor hacia sus hijos. . .

A los Señores **J. Anselmo Flores De la Cruz† y Ma. de los Angeles Valencia Ibarra**, por su cariño y apoyo siempre incondicional hacia nuestra familia. . .

CENTRO DE INVESTIGACION Y DE
ESTUDIOS AVANZADOS DEL
I. P. N.
BIBLIOTECA
INGENIERIA ELECTRICA

Agradecimientos

Agradezco a **Juan José Flores Romero** su apoyo incondicional para la realización de este trabajo, como siempre, más que un asesor, un amigo. .

Agradezco al **Dr. Guillermo Morales Luna** por la buena disposición mostrada a lo largo de éste trabajo, al **Dr. Adriano de Luca Pennacchia** y al **Dr. Arturo Díaz Pérez**, por los comentarios y sugerencias realizadas a fin de dar claridad a este trabajo. . .

Agradezco a las familias **Cerda Jacobo** y **Flores Valencia** por su apoyo a lo largo del desarrollo de este trabajo. .

Agradezco a la familia **Sánchez Flores**, por su gran apoyo a fin para tener una estancia agradable el D.F. . .

Agradezco a **Alberto Avalos** las discusiones con él sostenidas en el área de análisis de circuitos. . .

Finalmente deseo agradecer a la **Sra. Sofia Reza**, por su constante disposición para los trámites administrativos necesarios durante mi estancia en la Sección de Computación así como en la realización de este trabajo. . .

Índice General

1	Introducción	1
1.1	Razonamiento Cualitativo	2
1.2	Trabajo relacionado	3
1.3	Organización de la tesis	4
2	Circuitos eléctricos y sus transformaciones	5
2.1	Fasores y rectángulos complejos	5
2.1.1	Concepto de fasor y las cantidades que representa	5
2.1.2	Factor de potencia y ángulo de potencia	9
2.1.3	Valores cualitativos, intervalos y rectángulos complejos	11
2.2	Algunas transformaciones importantes de circuitos eléctricos	17
2.2.1	Definiciones	17
2.2.2	Transformación estrella-malla	18
2.2.3	Equivalente de Thévenin	21
2.2.4	Transformación de fuentes de corriente	21
2.2.5	Transformaciones de fuentes de voltaje con múltiples ramas	22
2.3	Reducción de circuitos eléctricos	23
2.3.1	Reducción de redes a la clase rMGSC	23
2.4	Superposición en la clase rMGSC	30
3	Algoritmo de Agrupamiento	32
3.1	Características del algoritmo	32
3.1.1	Representación en admitancias	33
3.1.2	Representación en paralelo eficiente	33
3.1.3	Remplazando una K-malla parcial con actualización paralelo y eliminación del elemento de la estrella	33
3.1.4	Reglas de Reducción	35
3.2	Algoritmo para reducción rMGSC	36

3.2.1	Pseudo-código del algoritmo	36
3.2.2	Ejemplo ilustrativo	36
3.3	Algoritmo para preservar al mínimo la altura de la gráfica resultante	40
3.3.1	Analogía del proceso de reducción con la vida real . . .	41
3.3.2	Principio básico del algoritmo	42
3.3.3	Algoritmo	43
3.3.4	Ejemplo ilustrativo	44
3.3.5	Métodos de solución de circuitos eléctricos	45
3.3.6	Comparación con rMGSC-Minimal y vectores dispersos	48
4	Tratamiento del problema de análisis de circuitos eléctricos con gráficas de agrupamiento	51
4.1	Obtención del modelo del circuito	51
4.1.1	Obtención del modelo cualitativo	53
4.1.2	Limitaciones de la ecuación de confluencias	58
4.2	Algoritmo de propagación	60
4.3	Algoritmos de modificación de la estructura topológica del circuito	62
4.3.1	Modificación del agrupamiento	63
4.3.2	Razonamiento asintótico	65
4.3.3	Razonamiento de primer orden	68
4.4	Explicando los cambios topológicos	70
5	Conclusiones y trabajo futuro	72
5.1	Conclusiones	72
5.2	Trabajo Futuro	75

Índice de Figuras

2.1	Representación gráfica de $Ce^{j\omega t}$	6
2.2	Un circuito eléctrico.	8
2.3	Un posible diagrama fasorial para el circuito de la Figura 2.2.	8
2.4	Potencia en un circuito con factor de potencia unitario.	10
2.5	Potencia en un circuito con factor de potencia atrasado.	11
2.6	Circuito RL y su correspondiente diagrama fasorial.	11
2.7	Circuito RLC y su correspondiente diagrama fasorial.	12
2.8	Ejemplo de un rectángulo complejo.	15
2.9	Suma de dos rectángulos complejos, $U + V$	17
2.10	Modificación topológica debido a la transformación estrella-malla.	19
2.11	Transformación Estrella-Malla.	19
2.12	Equivalentes de Thévenin y Norton.	22
2.13	Transformación de fuentes de corriente.	22
2.14	Transformación de una fuente de voltaje con múltiples ramas.	22
2.15	Eliminación de nodos con fuentes de corriente.	24
2.16	Aplicación del equivalente de Thévenin al circuito resultante de eliminar la fuente de voltaje.	26
2.17	Nodo al cual llegan varias fuentes de voltaje.	27
2.18	La fuente V_k de la figura 2.17 al actuar sola.	27
2.19	Circuito resultante al aplicar el teorema de Thévenin a cada una de las fuentes derivadas de la fuente V_k de la figura 2.18.	28
2.20	Circuito equivalente al aplicar superposición a cada uno de los circuitos resultantes por cada una de las fuentes de voltaje.	29
2.21	Nodo al que llega una fuente de voltaje, una fuente de corriente y una admitancia.	29
2.22	Circuito equivalente, al dejar activa solo la fuente de corriente.	30
2.23	Superposición en la clase rMGSC.	31
3.1	Agrupamientos paralelo (a) Múltiple y (b) Binario.	34

3.2	Malla parcial del nodo 1 al eliminar el nodo 0.	34
3.3	Algoritmo de Reducción.	37
3.4	Circuito Original.	38
3.5	Proceso de reducción del circuito de la figura 3.4.	38
3.6	Definición del Circuito.	39
3.7	Gráfica generada para el circuito de la figura 3.4.	40
3.8	Algoritmo de Reducción Mínimo.	44
3.9	Red de ejemplo, numerada conforme a [Brandwajn].	45
3.10	Red de ejemplo, numerada en un orden natural.	46
3.11	Gráfica resultante al aplicar el algoritmo rMGSC-Minimal al circuito de la figura 3.10.	47
3.12	Matriz correspondiente al circuito de la figura 3.9.	48
3.13	Gráfica de vectores dispersos de la matriz de la figura 3.12.	49
3.14	Sobreposición de los vectores dispersos sobre la gráfica de la figura 3.11.	50
3.15	Gráfica de vectores dispersos explícita de la figura 3.14.	50
4.1	Circuito eléctrico correspondiente a la clase Serie-Paralelo.	52
4.2	Agrupamiento en la clase (a) SP y (b) en la rMGSC del cir- cuito de la figura 4.1.	53
4.3	(a) Una estrella con una fuente de voltaje ideal y (b) el equi- valente propuesto en [Mauss98].	54
4.4	Algoritmo de propagación de restricciones.	61
4.5	Ejemplo de agrupamiento.	63
4.6	Algoritmo de reagrupamiento.	64
4.7	Modificaciones del agrupamiento.	65
4.8	Cortocircuito ideal.	66
4.9	Algoritmo de reagrupamiento para un cortocircuito.	67
4.10	Circuito abierto ideal.	67
4.11	Reagrupando un circuito abierto.	67
4.12	Reagrupamiento para cortocircuito.	69
4.13	Razonamiento de primer orden.	70

Índice de Tablas

2.1	Propiedades de los elementos de un circuito.	7
2.2	Valores cualitativos.	12
2.3	Definición de la suma cualitativa.	13
4.1	Operaciones de adición y multiplicación en el álgebra de signos.	55
4.2	Axiomas del álgebra de signos.	55

Lista de Acrónimos

Acrónimo	Significado
R	Resistencia
G	Conductancia
V	Voltaje
I	Corriente
p	Potencia Instantanea
j	$\sqrt{-1}$
ω	Frecuencia del Circuito Eléctrico
e	Base de los logaritmos naturales
x	El Intervalo x
\underline{x}	El límite inferior de x
\bar{x}	El límite superior de x
\mathcal{X}	Un rectángulo complejo
V	El Conjunto de vértices
$ V $	La cardinalidad de V
E	EL conjunto de elementos $E \subseteq V \times V$
\mathcal{G}	Conjunto de gráficas
$G(V, E) \in \mathcal{G}$	La gráfica G
K_n	Gráfica completa de n nodos($E = V \times V$)
\cup	Operador de unión de conjuntos
\cap	Operador de intersección de conjuntos
\setminus	Operador de diferencia de conjuntos
ϕ	El conjunto vacío
Γ_p	Los nodos vecinos al nodo p
$\Gamma_e(p)$	Los elementos pasivos conectados al nodo p
$\Gamma_v(p)$	Las fuentes de voltaje conectadas al nodo p
$\Gamma_i(p)$	Las fuentes de corriente conectadas al nodo p
$\binom{n}{2}$	Coefficiente binomial
$[x]$	El signo de x
$\partial x = \left[\frac{dx}{dt} \right]$	Confluencia

Resumen

En este trabajo presentamos una metodología para el análisis cualitativo de redes eléctricas basada en la conversión "estrella-malla". en la cual el proceso de solución no se basa en matrices sino en el concepto de agrupamiento. Este concepto nos da una idea clara del proceso de reducción de la red, así como de las dependencias que hay dentro de las gráficas generadas en el proceso de agrupamiento. Proponemos algunos algoritmos motivados en la gráfica, los cuales mediante el planteamiento matricial, difícilmente hubieran podido ser establecidos. La metodología propuesta, llamada *Reducción de Red*, es capaz de solucionar cualquier tipo de circuitos que contengan admitancias, fuentes de voltaje y fuentes de corriente independientes. Presentamos varios conceptos nuevos tanto en el área de circuitos eléctricos como en el área de agrupamiento de circuitos.

Capítulo 1

Introducción

Presentamos una metodología para realizar análisis cualitativo de circuitos lineales en estado estable senoidal. Hemos llamado a este enfoque *Reducción de Red*, y está basado en tres ideas principales:

- Primero, desarrollamos un modelo del circuito basado en restricciones, donde las restricciones son derivadas del conocimiento general de la teoría de circuitos y su topología. Un modelo basado en restricciones puede ser generado automáticamente, este aspecto hace que el sistema sea capaz de analizar cualquier sistema.
- Este modelo puede ser utilizado para imponer diferentes tipos de restricciones (i.e. algebraicas, valores, orden de magnitud, etc.). En este trabajo se han implementado propagaciones de valor, los cuales han sido extendidos a intervalos en el dominio complejo; y cualitativas para las cuales se da una demostración formal de sus limitaciones.
- El análisis del circuito, se puede realizar con la información que el usuario tenga prevista de los parámetros del circuito. Iniciaría desde valores cualitativos, continuaría con intervalos y concluiría con valores numéricos precisos. Esta característica es implementada representando uniformemente todos los valores como intervalos. Los signos pueden ser representados como intervalos; por ejemplo, el signo positivo es denotado como $[0, \infty]$.

Basados en los resultados de análisis de circuitos, se pueden realizar varias tareas de razonamiento. Las tareas de razonamiento que se implementaron en este trabajo son: análisis de circuitos cualitativo y cuantitativo, así como el reagrupamiento del modelo ante cambios en la topología

del circuito, lo cual es muy útil ante la presencia de fallas en el circuito. Pueden ser implementados diferentes algoritmos con el mismo modelo, a fin de realizar otras tareas; entre las cuales se encuentran: diseño de parámetros basados en razonamiento de primer orden y, simplificación de circuitos por razonamiento en el orden de magnitud, entre otras.

1.1 Razonamiento Cualitativo

Se denomina razonamiento cualitativo a un conjunto de técnicas que intentan razonar acerca del comportamiento de diferentes sistemas basándose solamente en los valores cualitativos de sus componentes, sin utilizar sus valores cuantitativos. Por ejemplo en un circuito eléctrico, las resistencias siempre tienen un valor positivo y es en base a ésta cualidad del elemento que se trata de razonar el comportamiento del circuito, es decir, el espacio de valores reales se discretiza a unos cuantos valores cualitativos (comúnmente 0,-,+).

Uno de los principales objetivos del razonamiento cualitativo, es derivar el comportamiento de un sistema basado en la descripción de sus componentes y sus interrelaciones [deKleer84a, Forbus84a, Kuipers85, Williams84]. La predicción del comportamiento de circuitos eléctricos ha sido lograda por la ingeniería eléctrica en diferentes niveles. Hay un gran número de métodos numéricos para analizar circuitos de diferentes tipos y bajo diferentes condiciones [Desoer69]. Esos métodos toman como entrada la topología de un circuito y los valores exactos de los parámetros, después realizan algunos cálculos (basados principalmente en el álgebra lineal o ecuaciones diferenciales), y regresan valores exactos para las variables representando las cantidades desconocidas. En este proceso, causalidad y explicación son descartadas; las únicas metas son precisión y eficiencia.

Las contribuciones pioneras al campo de razonamiento cualitativo son las hechas por deKleer [deKleer84a], Kuipers [Kuipers85] y Forbus [Forbus84a]. deKleer propuso un enfoque basado en confluencias, que captura un sentido de causalidad y razona acerca del cambio. Forbus desarrolló la teoría de procesos cualitativos, QPT, un mecanismo que nos permite razonar acerca de los objetos físicos y su interacción modelados con procesos. Kuipers desarrolló QSIM, un sistema que predice todos los posibles comportamientos transientes de sistemas físicos que pueden ser descritos por conjuntos de ecuaciones diferenciales ordinarias.

Varios sistemas han sido construidos para razonar acerca de y derivar el comportamiento cualitativo de circuitos eléctricos. La mayoría de el-

los se enfocan ya sea en circuitos eléctricos o circuitos análogos de CD. Ninguno se ha enfocado al análisis de circuitos lineales en estado estable sinusoidal. QSIM puede simular el comportamiento de circuitos lineales, pero al basarse en ecuaciones diferenciales, su enfoque está limitado al análisis en estado transiente. La descripción de la respuesta dada por QSIM es a nivel microscópico con respecto al tiempo, describiendo las posibilidades en cada instante de tiempo. Es un hecho conocido que todas las variables en un circuito en estado estable serán sinusoides estables; no hay necesidad de encontrar si un pico será más grande, igual o menor que el siguiente. Ese punto de vista microscópico nos impide ver el comportamiento general del circuito y genera ambigüedad innecesaria. Las confluencias de deKleer nos permite razonar acerca del cambio, pero sólo en términos de magnitudes de cantidades *escalares*. Dado que la herramienta principal usada para resolver este problema de estado estable, es el *fasor* (i.e. un tipo especial de vector), el enfoque de deKleer no lo podremos aplicar en este trabajo.

Tratar de describir el comportamiento de un circuito eléctrico en términos de procesos es deficiente. Similar al enfoque de Kuipers, el tipo de descripción que conlleva QPT es a nivel microscópico. Este tipo de representación involucraría cargas, y como el proceso de mover cargas (i.e. corriente eléctrica) resultaría de la aplicación de un campo eléctrico. Necesitamos algo a un nivel más alto de abstracción, donde la existencia de una oscilación estable de corriente alterna es ya conocida y no una meta por establecerse. Entonces, QPT nos es apropiada para resolver los problemas que este trabajo enfrenta.

1.2 Trabajo relacionado

Este trabajo tiene una estrecha relación con el trabajo de Flores [Flores97] y el de Mauss [Mauss97]. El trabajo de Flores trata con circuitos que son reducibles serie-paralelo, por lo cual es poco práctico. Esta circunstancia se remarca si consideramos la aplicación de este trabajo al área de sistemas de potencia, en donde la probabilidad que un circuito cumpla con esta condición es prácticamente nula. Así mismo, este trabajo sólo es capaz de reducir circuitos con una sola fuente. Si existen más fuentes, el análisis puede ser llevado a cabo mediante la aplicación del teorema de superposición, pero conlleva a circuitos que probablemente serán topológicamente diferentes para cada una de las fuentes, lo cual implica cierto grado de complejidad al aplicar la superposición. Por otro lado, el trabajo de Mauss aplica el concepto de *líneas características* que implica que los elementos conectados a un nodo

del circuito sean compuestos por una fuente de voltaje en serie con una impedancia, esto deja de lado a las fuentes de voltaje ideales, con lo cual queda incompleto el trabajo; así mismo su enfoque de reducir el circuito a una fuente en serie con una impedancia, no importa cuantas fuentes de voltaje hayan existido en el sistema. Este enfoque es el que se sigue en la bien conocida formulación de mallas utilizada en la ingeniería eléctrica. Además, para efectos de análisis, una vez que el modelo se ha producido, es importante que éste reúna ciertas características que no se habían tocado en los dos trabajos. Estas características son establecidas en el presente trabajo.

1.3 Organización de la tesis

El capítulo 2 proporciona una revisión de los conceptos básicos de ingeniería eléctrica, enfatizando el concepto del fasor: así mismo propone una representación para las cantidades involucradas en la solución de circuitos eléctricos llamada *Rectángulos Complejos*; por otro lado, propone una generalización del teorema de Thévenin para nodos con más de una fuente de voltaje y, finalmente establece una forma normal de circuitos hacia donde el proceso de reducción debe ser conducido. El capítulo 3, propone un algoritmo eficiente para el agrupamiento del circuito: por otro lado una vez obtenida la gráfica se procede a su análisis, en cuanto a la altura, para terminar proponiendo un algoritmo de eliminación que nos garantice que estas gráficas serán de altura mínima. El capítulo 4, propone algunos algoritmos que pueden ser derivados en base a la estructura de la gráfica obtenida en el capítulo 3. Finalmente, el capítulo 5 resume las aportaciones del presente trabajo al área de la ingeniería eléctrica y a la de razonamiento cualitativo, así como investigaciones que se pueden desarrollar en base al presente trabajo.

Capítulo 2

Circuitos eléctricos y sus transformaciones

Este capítulo cubre los conceptos básicos en circuitos eléctricos, enfocándose a la solución de circuitos bajo estado estable senoidal, y se ha dividido en tres secciones. La sección 2.1, da una revisión del fasor, la principal herramienta utilizada en ingeniería eléctrica para realizar análisis de circuitos lineales en estado estable senoidal y se propone una extensión, llamada rectángulo complejo, que nos permite manejar información fasorial bajo condiciones inciertas o de tipo cualitativo. La sección 2.2, da una revisión de las principales transformaciones utilizadas en el análisis de circuitos eléctricos, la sección 2.3 enuncia un teorema de reducción de redes eléctricas recíprocas, finalmente la sección 2.4 discute las características de una clase de circuitos llamada rMGSC, que se propone como forma normal hacia donde los circuitos deben ser reducidos.

2.1 Fasores y rectángulos complejos

2.1.1 Concepto de fasor y las cantidades que representa

El comportamiento de un circuito lineal puede ser caracterizado por una ecuación diferencial ordinaria. Si la función forzada es una senoidal, la solución analítica de la ecuación, en el régimen de estado estable, indica que la respuesta será también una senoidal. Cuando se realiza análisis de circuitos, en vez de usar una función real, usamos una compleja, cuya proyección en el eje real (cuando está rotando) produce la misma senoidal. Esta cantidad compleja es llamada un *fasor*. Por el uso de fasores, la solución de un circuito

lineal en estado estable senoidal puede ser obtenida con el uso relativamente fácil de números complejos.

Un diagrama fasorial es una representación gráfica de exponenciales complejos, en el plano complejo. Consideremos la función f , que para cada valor de t , le asocia el valor $Ce^{j\omega t}$, donde ω representa la frecuencia, C es un número complejo y j es $\sqrt{-1}$. Esta función está representada gráficamente en la Figura 2.1, para un valor de t dado. y cuyas características son descritas en las ecuaciones 2.1 a 2.4.

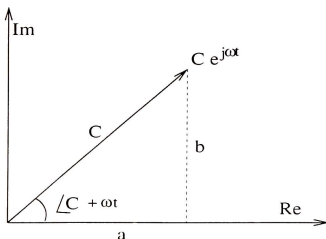


Figura 2.1: Representación gráfica de $Ce^{j\omega t}$.

$$Ce^{j\omega t} = (a + jb)e^{j\omega t} \quad (2.1)$$

$$|Ce^{j\omega t}| = \sqrt{a^2 + b^2} \quad (2.2)$$

$$\angle Ce^{j\omega t} = \omega t + \angle C \quad (2.3)$$

$$\angle C = \arctan \frac{b}{a} \quad (2.4)$$

En un circuito excitado por una fuente de voltaje senoidal de frecuencia ω , todas las variables (i.e. corrientes y voltajes) son también senoidales oscilando a la misma frecuencia. Si representamos cada variable por un fasor, éstos rotarán a la misma frecuencia angular, como si fueran rotados juntos, lo que cambia en cada variable es su magnitud y su ángulo de fase. Es decir, un diagrama fasorial puede ser visto en cualquier momento como

una fotografía del conjunto de fasores rotando que representan todas las cantidades del circuito.

Consideremos ahora un circuito con un par de terminales, para las cuales puede ser definido un voltaje V y una corriente I como

$$\begin{aligned} V(t) &= \text{Re} (V e^{j\omega t}) = |V| \cos(\omega t + \angle V) \\ I(t) &= \text{Re} (I e^{j\omega t}) = |I| \cos(\omega t + \angle I) \end{aligned} \quad (2.5)$$

donde $V(t)$ e $I(t)$ representan funciones(reales) en el tiempo, y V e I representan fasores en el dominio de la frecuencia. La razón entre la corriente y el voltaje es llamada *admitancia*, denotada por Y , y su inversa *impedancia*, denotada por Z ; i.e.,

$$\begin{aligned} Y(j\omega) &= I/V \\ Z(j\omega) &= V/I = 1/Y(j\omega) \end{aligned} \quad (2.6)$$

La admitancia y la impedancia para resistores, inductores, y capacitores individuales están representados en la tabla 2.1.

Element	$Y(j\omega)$	$Z(j\omega)$	$\frac{ V }{ I }$	$\angle V - \angle I$
R	$1/R$	R	R	0
L	$1/j\omega L$	$j\omega L$	ωL	$+90$
C	$j\omega C$	$1/j\omega C$	$1/j\omega C$	-90

Tabla 2.1: Propiedades de los elementos de un circuito.

Para elementos en paralelo, el voltaje del fador es común y la corriente del fador es la suma de las corrientes de los elementos del fador: de tal manera que las impedancias en series se suman, como en el caso de resistores en paralelo. El caso dual se cumple para los elementos en serie.

$$\begin{aligned} Y_{\text{Par}}(j\omega) &= \sum_i Y_i(j\omega) \\ Z_{\text{Ser}}(j\omega) &= \sum_i Z_i(j\omega) \end{aligned} \quad (2.7)$$

Las admitancias pueden ser usadas para realizar análisis de circuitos lineales en estado estable senoidal, usando las mismas técnicas que para redes con fuentes de corriente directa; excepto que ahora, todas las cantidades serán números complejos; al final, solo las partes reales serán consideradas como resultado. Esto permite una representación gráfica de las leyes de Kirchoff en términos de adición de fasores. Esto se ilustra con el circuito de la Figura 2.2, en donde un diagrama fasorial (de los muchos posibles) es mostrado en la Figura 2.3.

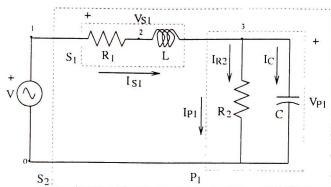


Figura 2.2: Un circuito eléctrico.

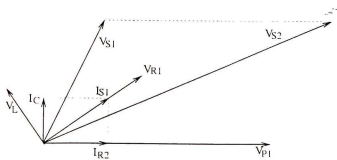


Figura 2.3: Un posible diagrama fasorial para el circuito de la Figura 2.2.

2.1.2 Factor de potencia y ángulo de potencia

Un concepto importante que merece consideración en este punto es el de factor de potencia. La *potencia* está definida como la razón de transferencia de energía; en términos de cantidades de un circuito, como el producto del voltaje instantáneo y la corriente instantánea que aparece a través de un elemento.

$$p = VI \quad (2.8)$$

Si el voltaje y la corriente del elemento de un circuito están expresadas por

$$\begin{aligned} V &= V_{max} \cos(\omega t) \\ I &= I_{max} \cos(\omega t - \theta) \end{aligned} \quad (2.9)$$

la potencia instantánea será

$$p = V_{max} I_{max} \cos(\omega t) \cos(\omega t - \theta) \quad (2.10)$$

Un valor positivo de p indica que el elemento está absorbiendo potencia. Esto es, el elemento está actuando como una carga o consumidor de energía. Esta situación es encontrada cuando la corriente tiene el mismo signo que la caída de voltaje en el elemento (i.e. la corriente está fluyendo en dirección de la caída de voltaje). En el otro caso, cuando el voltaje y la corriente tienen diferentes signos (i.e. la corriente fluye en la dirección de la elevación de voltaje), la energía es transferida al sistema.

Para un elemento puramente resistivo, voltaje y corriente están en fase; la corriente siempre fluye en la dirección de la caída de voltaje; por lo tanto, siempre está absorbiendo potencia. En un inductor o capacitor puro, la corriente siempre está 90 grados fuera de fase con respecto al voltaje. En ese caso, la potencia alterna fluye hacia y desde el elemento (i.e. actuando como una carga y una fuente, respectivamente).

Usando identidades trigonométricas, la expresión de la ecuación 2.10 se reduce a

$$p = \frac{V_{max} I_{max}}{2} \cos \theta (1 + \cos 2\omega t) + \frac{V_{max} I_{max}}{2} \sin \theta \sin 2\omega t \quad (2.11)$$

El primer término de la ecuación 2.11 es siempre positivo, y normalmente es referido como potencia *real* o *activa*. El segundo término alterna entre valores negativos y positivos; es conocido como la potencia *reactiva* y expresa el flujo de energía alternadamente hacia la carga y hacia el sistema. El

coseno del ángulo de fase θ entre el voltaje y la corriente es llamado *factor de potencia*. Un circuito inductivo, se dice que tiene un factor de potencia atrasado, y un circuito capacitivo se dice que tiene un factor de potencia adelantado. Una carga resistiva tiene un factor de potencia unitario (i.e. el voltaje y la corriente estan en fase, por lo cual θ es cero). La potencia, potencia activa y potencia reactiva, son términos muy útiles para describir un sistema de potencia.

Las figuras 2.4 y 2.5 muestran las formas de onda senoidales de voltaje, corriente y potencia, para circuitos con factores de potencia unitario y atrasado respectivamente.

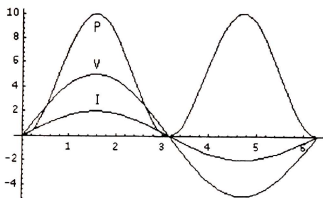


Figura 2.4: Potencia en un circuito con factor de potencia unitario.

La Figura 2.4 representa un circuito con un efecto resistivo neto. La potencia en un circuito resistivo siempre es positivo, esto es, los resistores no tienen manera de guardar energía y siempre la disipan en forma de calor. La figura 2.5 representa un circuito con efectos resistivos e inductivos netos, como el que se mostró en la Figura 2.6.

En ese caso, el inductor está guardando energía (en la forma de campo magnético) cuando p es positiva, y regresa al sistema, cuando p es negativa. Note que la potencia consumida promedio es la parte disipada por el resistor. Aunque la potencia disipada depende sólo de la parte resistiva del circuito, la magnitud de la corriente se incrementa con la potencia reactiva. Este aumento en la corriente se reflejará en un incremento en pérdidas, por lo cual se requerirá una capacidad más alta en todo el equipo de transmisión.

Este problema puede ser corregido insertando un capacitor en el circuito, como se muestra en la Figura 2.7.

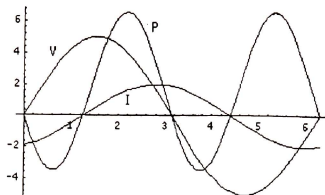


Figura 2.5: Potencia en un circuito con factor de potencia atrasado.

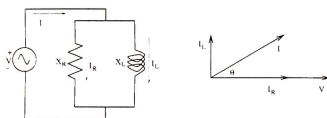


Figura 2.6: Circuito RL y su correspondiente diagrama fasorial.

En ese caso, (parte de) la potencia reactiva necesaria para el inductor es proporcionada por el capacitor. Como resultado, no hay potencia reactiva viajando desde la fuente a la carga y viceversa, y la magnitud de la corriente resultante es mas pequeña. Podemos decir que el factor de potencia ha sido corregido.

2.1.3 Valores cualitativos, intervalos y rectángulos complejos

Uno de los objetivos esenciales en el desarrollo de este trabajo, es la de trabajar con elementos de los cuales no conocemos sus características exactas. Esto implica el desarrollo de una herramienta para el manejo de valores cualitativos si la información es muy escasa (INFINITO, REAL, NEGATIVO), y otra que nos permita el manejo de intervalos si la información que aunque se de el valor ideal, posee un cierto grado de tolerancia (i.e. una resistencia

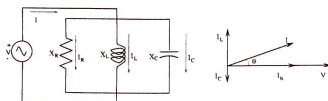


Figura 2.7: Circuito RLC y su correspondiente diagrama fasorial.

de $10\text{ K}\Omega \pm 10\%$).

Por otro lado, dado que los fasores son cantidades complejas, necesitamos dos números para representarlos. Si escogemos la representación rectangular, esos dos números serán las componentes real e imaginaria. En representación polar, un fasor es expresado por su magnitud y ángulo. La representación en forma polar ya ha sido propuesta e implementada [Flores99], por lo cual se decidió desarrollar un tipo de datos abstracto que nos permita manejar la forma rectangular.

Valores cualitativos

Los valores cualitativos nos permiten manejar información de la cual solamente conocemos ciertas características a grandes rasgos (i.e. positivo, infinito, real), razón por la cual podemos tratar problemas que de otra manera los métodos numéricos tradicionales no serían capaces de resolver. Para esto, es necesario definir para cada una de las operaciones que se utilizarán en el problema a resolver, una tabla que exprese los resultados de la operación al ser aplicada a sus operandos. En el desarrollo de este trabajo se decidió utilizar seis valores cualitativos, los cuales son mostrados en la tabla 2.2. La tabla 2.3, muestra la tabla consultada al aplicar la suma a dos valores cualitativos.

Valor	Significado
-INFINITY	$-\infty$
-REAL	Cualquier número negativo
0	Cero
+REAL	Cualquier número positivo
INFINITY	∞
UNKNOWN	Valor Desconocido

Tabla 2.2: Valores cualitativos.

Op1	Op2	op1+Op2
-INFINITY	-INFINITY	-INFINITY
-INFINITY	-REAL	-INFINITY
-INFINITY	0	-INFINITY
-INFINITY	+REAL	-INFINITY
-INFINITY	INFINITY	UNKNOWN
-INFINITY	UNKNOWN	UNKNOWN
-REAL	-REAL	-REAL
-REAL	0	-REAL
-REAL	+REAL	UNKNOWN
-REAL	INFINITY	INFINITY
-REAL	UNKNOWN	UNKNOWN
0	0	0
0	+REAL	+REAL
0	INFINITY	INFINITY
0	UNKNOWN	UNKNOWN
+REAL	+REAL	+REAL
+REAL	INFINITY	INFINITY
+REAL	UNKNOWN	UNKNOWN
INFINITY	INFINITY	INFINITY
INFINITY	UNKNOWN	UNKNOWN
UNKNOWN	UNKNOWN	UNKNOWN

Tabla 2.3: Definición de la suma cualitativa.

Aritmética de intervalos

El análisis de intervalos es un campo de amplia investigación, y existen diferentes grupos de investigadores que han producido una amplia literatura en la materia [Alefeld83]. Esta sección introduce la aritmética de intervalos básica (i.e. intervalos sobre \mathbb{R}), a partir de la cual es posible extender a otros superconjuntos.

Para las operaciones básicas de intervalos establecemos la siguiente notación \mathbf{x} denotará un intervalo, $[,]$ los utilizaremos para delimitar intervalos. \underline{x} representará el límite inferior de \mathbf{x} , mientras que \bar{x} representará el límite superior de \mathbf{x} , finalmente \mathcal{X} denotará una cantidad compleja.

Si $\mathbf{x} = [\underline{x}, \bar{x}]$ y $\mathbf{y} = [\underline{y}, \bar{y}]$, entonces las cuatro operaciones fundamentales para la *aritmética de intervalos* obedecen 2.12

$$\mathbf{x} \text{ op } \mathbf{y} = \{x \text{ op } y | x \in \mathbf{x} \text{ y } y \in \mathbf{y}\} \text{ para } \text{op} \in \{+, -, *, /\} \quad (2.12)$$

Es decir, la imagen de cada una de las cuatro operaciones básicas son exactamente los rangos de las operaciones reales correspondientes. Las operaciones básicas que necesitan ser definidas son $+$, $*$ y sus respectivos inversos. Otras operaciones (i.e. $-$, $/$), pueden ser definidas en base a éstas, tal como se muestra en 2.15 y 2.18.

$$\mathbf{x} + \mathbf{y} = [\underline{x} + \underline{y}] + [\overline{x} + \overline{y}], \quad (2.13)$$

$$-\mathbf{x} = [-\underline{x}, -\overline{x}], \quad (2.14)$$

$$\mathbf{x} - \mathbf{y} = \mathbf{x} + (-\mathbf{y}) = [\underline{x} - \overline{y}, \overline{x} - \underline{y}], \quad (2.15)$$

$$\mathbf{x} * \mathbf{y} = [\min\{\underline{x}\underline{y}, \underline{x}\overline{y}, \overline{x}\underline{y}, \overline{x}\overline{y}\}, \max\{\underline{x}\underline{y}, \underline{x}\overline{y}, \overline{x}\underline{y}, \overline{x}\overline{y}\}], \quad (2.16)$$

$$\frac{1}{\mathbf{x}} = \left[\frac{1}{\overline{x}}, \frac{1}{\underline{x}} \right], \quad (2.17)$$

$$\frac{\mathbf{x}}{\mathbf{y}} = \mathbf{x} * \frac{1}{\mathbf{y}}, \quad (2.18)$$

Rectángulos complejos

Si permitimos variar tanto a la parte real como imaginaria de un fasor en intervalos, los objetos resultantes, en vez de representar un punto, ahora se expanden formando un rectángulo, que llamaremos *rectángulo complejo*. Por ejemplo, el rectángulo de la Figura 2.8 es un rectángulo cuya parte real varía de \underline{U}_r a \overline{U}_r , y cuya parte imaginaria varía de \underline{U}_i a \overline{U}_i .

El rectángulo complejo mostrado en la Figura 2.8 puede ser representada como

$$\mathcal{U} = \mathbf{U}_r + j\mathbf{U}_i \quad (2.19)$$

donde \mathbf{U}_r representa la parte real de \mathcal{U} , y \mathbf{U}_i su parte imaginaria. \mathbf{U}_r toma valores en el intervalo $[\underline{U}_r, \overline{U}_r]$, y \mathbf{U}_i en el intervalo $[\underline{U}_i, \overline{U}_i]$. Entonces un rectángulo complejo puede también ser expresado como

$$\mathcal{U} = [\underline{U}_r, \overline{U}_r] + j[\underline{U}_i, \overline{U}_i] \quad (2.20)$$

Nótese que si $\underline{U}_r = \overline{U}_r$ y $\underline{U}_i = \overline{U}_i$, el rectángulo complejo se reduce a un fasor (i.e. un punto en el plano complejo). Cuando tratemos con dos rectángulos, asumimos que

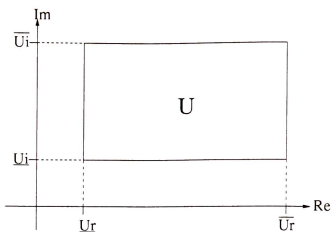


Figura 2.8: Ejemplo de un rectángulo complejo.

$$\mathbf{V} = \mathbf{V}_r + j\mathbf{V}_i = [\underline{V}_r, \overline{V}_r] + j[\underline{V}_i, \overline{V}_i] \quad (2.21)$$

$$\mathbf{W} = \mathbf{W}_r + j\mathbf{W}_i = [\underline{W}_r, \overline{W}_r] + j[\underline{W}_i, \overline{W}_i] \quad (2.22)$$

Suma La suma de dos fasores $\mathcal{U} = \mathcal{V} + \mathcal{W}$, es dada por la formula

$$\begin{aligned} \mathcal{U} &= (\mathbf{V}_r + j\mathbf{V}_i) + (\mathbf{W}_r + j\mathbf{W}_i) \\ &= (\mathbf{V}_r + \mathbf{W}_r) + j(\mathbf{V}_i + \mathbf{W}_i), \end{aligned} \quad (2.23)$$

Inverso aditivo El inverso aditivo de un rectángulo complejo $\mathcal{U} = -\mathcal{V}$, queda definido por

$$\begin{aligned} \mathcal{U} &= -(\mathbf{V}_r + j\mathbf{V}_i) \\ &= -\mathbf{V}_r - j\mathbf{V}_i, \end{aligned} \quad (2.24)$$

Substracción Una vez que hemos definido la suma y su inverso, la substracción $\mathcal{U} = \mathcal{V} + \mathcal{W}$ puede ser expresada en términos de éstos, es decir:

$$\begin{aligned} \mathcal{U} &= \mathcal{V} - \mathcal{W} \\ &= \mathcal{V} + (-\mathcal{W}), \end{aligned} \quad (2.25)$$

Producto El producto de dos fasores $\mathcal{U} = \mathcal{V} * \mathcal{W}$, es dado por la formula

$$\begin{aligned} \mathcal{U} &= [\mathbf{V}_r + j\mathbf{V}_i] * [\mathbf{W}_r + j\mathbf{W}_i] \\ \mathcal{U} &= [\mathbf{V}_r * \mathbf{W}_r - \mathbf{V}_i * \mathbf{W}_i] + j[\mathbf{V}_r * \mathbf{W}_i + \mathbf{V}_i * \mathbf{W}_r], \end{aligned} \quad (2.26)$$

Inverso multiplicativo El inverso multiplicativo de un rectángulo complejo $\mathcal{U} = \frac{1}{\mathcal{V}}$, queda definido por

$$\begin{aligned} \mathcal{U} &= \frac{1}{\mathbf{V}_r + j\mathbf{V}_i} \\ &= \frac{\mathbf{V}_r - j\mathbf{V}_i}{(\mathbf{V}_r + j\mathbf{V}_i) * (\mathbf{V}_r - j\mathbf{V}_i)} \\ &= \frac{\mathbf{V}_r}{\mathbf{V}_r^2 + \mathbf{V}_i^2} - j \frac{\mathbf{V}_i}{\mathbf{V}_r^2 + \mathbf{V}_i^2}, \end{aligned} \quad (2.27)$$

División Una vez que hemos definido el producto y su inverso, la división $\mathcal{U} = \mathcal{V}/\mathcal{W}$ puede ser expresada en términos de éstos, es decir:

$$\begin{aligned} \mathcal{U} &= \frac{\mathcal{V}}{\mathcal{W}} \\ &= \mathcal{V} * \left(\frac{1}{\mathcal{W}} \right), \end{aligned} \quad (2.28)$$

En la Figura 2.9, representamos la suma de dos rectángulos complejos, $\mathcal{U} + \mathcal{V}$. Obtendríamos una representación semejante por la aplicación de cada una de las operaciones anteriormente deducidas, por supuesto afectando el ancho y la altura del rectángulo resultante.

Finalmente, como se puede observar de 2.23 a 2.28, todas están en función de operaciones definidas en la aritmética de intervalos establecida en la sección 2.1.3, es decir, las operaciones sobre los rectángulos complejos están sólidamente definidas.

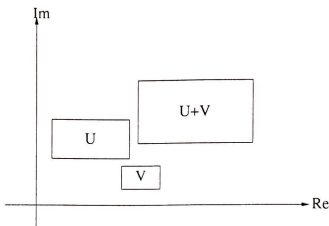


Figura 2.9: Suma de dos rectángulos complejos, $U + V$.

2.2 Algunas transformaciones importantes de circuitos eléctricos

El análisis de circuitos eléctricos en estado estable senoidal, ha utilizado tradicionalmente álgebra lineal como herramienta de apoyo, por medio de la formulación matricial. En esta sección, establecemos algunas definiciones para establecer la metodología propuesta. Primero, describiremos la reducción estrella-malla [Shen]; después, demostraremos que todo circuito con Múltiples Fuentes Aterrizadas (MGSC) puede ser reducido a un circuito donde todos los nodos están conectados a las fuentes; concluyendo que la superposición en este tipo de circuitos es redundante.

2.2.1 Definiciones

Una gráfica es representada por $G = (V, E)$, donde V es el conjunto de vértices, $|V| = n$, y $E \subseteq V \times V$ es el conjunto de aristas. Definimos para cualquier $p \in V$, $\Gamma(p) \equiv \{q : (p, q) \in E\}$ (i.e. los nodos vecinos del nodo p) y $\Gamma_e(p) \equiv \{(p, q) \in E : q \in \Gamma(p)\}$ (i.e. los elementos conectados al nodo p), para más información sobre teoría de graficas, [Bondy76] es una excelente referencia. Un ciclo propio es una arista (n, n) , es decir una gráfica en donde existe una arista entre cada par de nodos. K_n representa una gráfica completa con n nodos. Extendemos el conjunto de operadores binarios $\circ \in \{\cup, \cap, \setminus\}$ sobre el conjunto de gráficas \mathcal{G} , como sigue

$$G_1(V_1, E_1) \diamond G_2(V_2, E_2) \equiv G(V_1 \diamond V_2, E_1 \diamond E_2)$$

donde $G_1, G_2 \in \mathcal{G}$.

Ahora, definimos dos transformaciones sobre \mathcal{G} como

$$pSM(G(V, E), m, n) \equiv G(V, [E - \{(m, n)\}] \cup \{(m, q) : q \in \Gamma(n) \setminus \{m\}\})$$

$$SM(G, n) \equiv \cup_{i \in \Gamma(n)} pSM(G, i, n) \setminus G(\{n\}, \phi)$$

$pSM(G(V, E), m, n)$, nos da una transformación que reemplaza al elemento (m, n) , por un conjunto de elementos que conectan a m con el resto de los vecinos de n , a consecuencia de la eliminación del nodo n , (malla parcial). $SM(G, n)$, es una transformación que se basa en pSM , y es la unión de los elementos que reemplazan a cada uno de los elementos que estaban conectados al nodo n (malla completa).

En términos eléctricos, una gráfica representa un circuito eléctrico donde un vértice es llamado nodo y una arista (p, q) representa un elemento que conecta el nodo p al nodo q . Existen dos tipos de elementos, los elementos activos pueden proveer energía al sistema (i.e. una fuente), mientras que los elementos pasivos no (i.e. admitancias). Los elementos activos se dividen a su vez en dos tipos: fuentes de corriente y fuentes de voltaje¹. Cada arista (p, q) es etiquetada con el símbolo *pasivo*, si el elemento que representa es pasivo; *iactivo* si el elemento que representa es una fuente de corriente; y *vactivo*, si el elemento que representa es una fuente de voltaje. Se definen los siguientes predicados:

$$isource(x) \equiv (x \in E) \wedge (label(x) = iactive)$$

$$vsource(x) \equiv (x \in E) \wedge (label(x) = vactive)$$

Así mismo definimos:

$$\Gamma_v(p) \equiv \{q \in \Gamma(p) | vsource((p, q))\}$$

$$\Gamma_i(p) \equiv \{q \in \Gamma(p) | isource((p, q))\}$$

Un Circuito con Múltiples Fuentes Aterrizadas (MGSC), es un tipo especial de circuito eléctrico que tiene un nodo distinguido $g \in V$. sin ciclos propios y cuyas fuentes de voltaje están aterrizadas, es decir, satisfacen la siguiente propiedad:

$$\forall vsource((p, q)) : p = g \vee q = g$$

Un subconjunto de V , aquellos a los que están conectados las fuentes de voltaje aterrizada sin incluir $\{g\}$, son llamados los nodos fuente. denotados por S , el resto son denotados por P los cuales son llamados nodos pasivos (i.e. nodos sin fuentes conectadas a ellos).

¹La mayoría de los términos eléctricos pueden ser encontrados en [Desoer69]

2.2.2 Transformación estrella-malla

La transformación estrella-malla [Shen] nos permite eliminar un nodo que no contiene fuentes de voltaje o de corriente del circuito, creando un circuito equivalente [Desoer69] representada por una K_n que conecta a cada uno de los vecinos del nodo eliminado con todos los demás vecinos de éste, como se muestra en la figura 2.10.

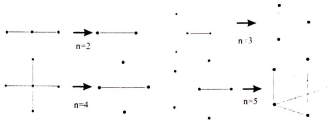


Figura 2.10: Modificación topológica debido a la transformación estrella-malla.

Nótese que la reducción serie es un caso particular cuando $n = 2$. Cuando $n = 3$ obtenemos la bien conocida transformación $Y \rightarrow \Delta$. Para el caso general, la reducción estrella malla, aplicada a un nodo de grado n produce una K_n , con $\binom{n}{2} = \frac{n(n-1)}{2}$ elementos.

Ahora, derivamos una expresión para el cálculo de las admitancias de los elementos de la malla, como una función de los elementos de las admitancia de los elementos de la estrella. Supongamos que queremos eliminar el nodo 0 de la estrella de la figura 2.11(a), y obtener el circuito eléctricamente equivalente, representado por la malla de la figura 2.11(b). Considere dos nodos i, k de la estrella de la figura 2.11; $i, k \in \Gamma(0)$. Aplicando la ley de Ohm a cada uno de los elementos de la estrella, tenemos

$$I_k = (V_k - V_0)g_k \quad (2.29)$$

Ahora, aplicando la ley de corrientes de Kirchoff en el nodo 0, encontramos

$$\sum_{j \in \Gamma(0)} I_j = \sum_{j \in \Gamma(0)} (V_j - V_0)g_j = 0 \quad (2.30)$$

Esto lleva a escribir V_0 como

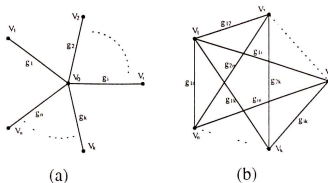


Figura 2.11: Transformación Estrella-Malla.

$$V_o = \frac{\sum_{j \in \Gamma(0)} V_j g_j}{\sum_{j \in \Gamma(0)} g_j} \quad (2.31)$$

Substituyendo 2.31 en el miembro derecho de 2.29, tenemos

$$I_k = (V_k - \frac{\sum_{j \in \Gamma(0)} V_j g_j}{\sum_{j \in \Gamma(0)} g_j}) g_k \quad (2.32)$$

Podemos escribir 2.32 como

$$I_k = \frac{\sum_{j \in \Gamma(0)} (V_k - V_j) g_k g_j}{\sum_{j \in \Gamma(0)} g_j} \quad (2.33)$$

Si hacemos $V_{kj} = V_k - V_j$ en 2.33, tenemos

$$I_k = \frac{\sum_{j \in \Gamma(0)} V_{kj} g_k g_j}{\sum_{j \in \Gamma(0)} g_j} \quad (2.34)$$

Ahora, para ser eléctricamente equivalente con la estrella original, tenemos que imponer la siguiente restricción a nuestro circuito reducido:

$$I_k = \sum_{j \in \Gamma(0)} I_{kj} \quad (2.35)$$

Esto significa que la suma de las corrientes de los nuevos elementos debe ser la misma que la corriente del elemento eliminado de la estrella. Comparando 2.34 con 2.35, encontramos que son equivalentes, por lo que podemos escribir

$$I_{ki} = \frac{V_{ki} g_k g_i}{\sum_{j \in \Gamma(0)} g_j} \quad (2.36)$$

Finalmente, deducimos una expresión para las admitancias entre los vecinos del nodo eliminado.

$$g_{ki} = \frac{I_{ki}}{V_{ki}} = \frac{g_k g_i}{\sum_{j \in \Gamma(0)} g_j} \quad (2.37)$$

La transformación estrella-malla reemplaza n elementos de $|E|$ con $\binom{n}{2} = \frac{n(n-1)}{2}$ y decreta $|V|$ por uno. Este hecho puede parecer que empeora la complejidad del circuito; sin embargo, como se verá más adelante, dado que la reducción paralelo sigue siempre a la transformación estrella-malla, la complejidad del circuito es efectivamente reducida.

2.2.3 Equivalente de Thévenin

Básicamente, el equivalente de Thévenin, nos dice que un circuito compuesto por una fuente de voltaje de valor V en serie con una admitancia de valor Y , entre los nodos p, q (como se muestra en la figura 2.12(a)), puede ser reemplazada por un circuito equivalente entre p, q compuesto por una fuente de corriente de valor VY , en paralelo con la misma admitancia Y , como se muestra en la figura 2.12(b)

2.2.4 Transformación de fuentes de corriente

Esta transformación nos permite reemplazar una fuente de corriente conectada entre los nodos p, q , (como se muestra en la figura 2.13(a)), por dos

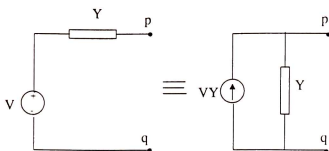


Figura 2.12: Equivalentes de Thévenin y Norton.

fuentes de corriente; una que va del nodo p al nodo r , y la otra que va del nodo r al nodo q : como se muestra en la figura 2.13(b).

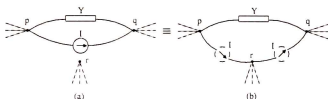


Figura 2.13: Transformación de fuentes de corriente.

2.2.5 Transformaciones de fuentes de voltaje con múltiples ramas

La transformación de una fuente de voltaje con múltiples ramas, como se muestra en la figura 2.14(a), nos permite crear un circuito equivalente, en el cual la fuente de voltaje es cortocircuitada y a cada uno de los elementos conectados a ella, se le conecta en serie una fuente de las mismas características que la original, como se muestra en la figura 2.14(b).

2.3 Reducción de circuitos eléctricos

Hemos mostrado que podemos obtener un circuito equivalente introduciendo la reducción estrella-malla. En general, podemos ver al conjunto de nodos del circuito como la unión de una partición del mismo, de acuerdo a las

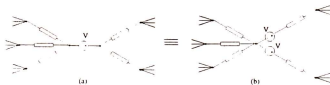


Figura 2.14: Transformación de una fuente de voltaje con múltiples rainas.

características de los nodos, esto es, $V = S \cup P \cup \{g\}$. Consideremos una clase especial de circuitos, cuya característica es que $V = S \cup \{g\}$ (i.e. todos los nodos están conectados a fuentes $P = \phi$). La clase de circuitos que satisfacen esta propiedad será llamada la clase MGSC reducida (*rMGSC*) y los circuitos que pertenecen a esta clase serán llamados circuitos rMGSC. Estamos listos para demostrar que todo circuito con N nodos y V nodos conectados a fuentes aterrizadas, pueden ser reducidos a un circuito que pertenece a la clase rMGSC. Esta demostración será hecha por inducción en el conjunto de nodos del circuito y la conectividad existente entre ellos basandonos en las transformaciones mencionadas en las secciones 2.2.2, 2.2.3, 2.2.4 y 2.2.5.

2.3.1 Reducción de redes a la clase rMGSC

Proposición 1 *Todo circuito $C = G(S \cup P \cup \{g\}, E)$, puede ser reducido a un circuito de la clase rMGSC.*

Demostración.

BASE. Tenemos un circuito $C = G(S \cup \phi \cup \{g\}, E)$, en este caso el circuito satisface la propiedad de la clase rMGSC per se, y está interconectada a lo mas por una K_n entre $V \cup \{g\}$.

INDUCCION. Suponga que un circuito $C = G(S \cup P \cup \{g\}, E)$ puede ser reducido a un miembro de la clase rMGSC. Mostraremos que un circuito aumentado $C = G(S \cup (P \cup \{a\}) \cup \{g\}, E)$ puede ser reducido a un circuito de la clase rMGSC. Tenemos varias configuraciones posibles para el nodo a , las cuales serán analizadas cada uno por separado. Por simplicidad, consideraremos que al nodo a llega a lo más una fuente de corriente, ya que si llegan varias se puede sacar un equivalente mediante la sumatoria de todas ellas.

Caso I. $\Gamma_e(a) \neq \phi \wedge \Gamma_v(a) = \phi \wedge \Gamma_i(a) = \phi$ (**Nodo Pasivo**)

Aplicando la reducción estrella-malla en el nodo a , obtenemos un circuito reducido con $S \cup P \cup \{g\}$ nodos. como se describe en [Shen], y cuya trans-

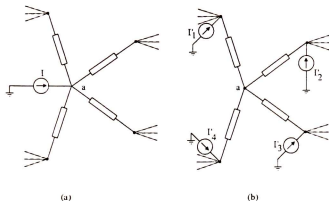


Figura 2.15: Eliminación de nodos con fuentes de corriente.

formación lleva de un circuito, como el que se ilustra en la figura 2.11(a). a un circuito cuya topología la describe la figura 2.11(b), en donde cada uno de los elementos es definido como:

$$\forall i, k \in \Gamma_e(a)$$

$$g_{ki} = \frac{\sum_{i \in \Gamma_e(a)} g_k g_i}{\sum_{i \in \Gamma_e(a)} g_i} \quad (2.38)$$

La estrella formada por los elementos del conjunto $\Gamma_e(a)$ que estaban conectadas a este nodo, se convierten en una K_n conectando los nodos $\Gamma(a)$. Este cambio no afecta la propiedad de reducibilidad de la clase rMGSC. y su efecto es hacer una conectividad mas fuerte en C . Finalmente, en base a la hipótesis de inducción, C era un circuito reducible a rMGSC y, por lo tanto, el circuito C' también lo será.

Caso II. $\Gamma_e(a) \neq \phi \wedge \Gamma_v(a) = \phi \wedge \Gamma_i(a) \neq \phi$ (Nodo con fuente de corriente). El escenario de esta configuración, se muestra en la figura 2.15(a).

Se tiene que por el principio de conservación de la energía, la energía entregada a ese nodo de alguna manera debe ser entregada al circuito resultante de la eliminación del nodo. Ahora bien, la potencia entregada a ese nodo por la fuente de corriente es:

$$P_{I_a} = V_a I_a \quad (2.39)$$

pero ¿Qué pasaría si quitáramos la fuente de corriente de ese nodo?, de [Shen] tenemos que al quitar la fuente de corriente se cumple que:

$$V_a = \frac{\sum_{i \in \Gamma_e(a)} V_i g_i}{\sum_{j \in \Gamma_e(a)} g_j} \quad (2.40)$$

Substituyendo 2.40 en 2.39, y realizando algunas manipulaciones tenemos:

$$P_{I_a} = \sum_{i \in \Gamma_e(a)} V_i \left[\frac{g_i I_a}{\sum_{j \in \Gamma_e(a)} g_j} \right] \quad (2.41)$$

La ecuación 2.41, nos describe como debemos distribuir la fuente de corriente conectada al nodo a , entre los vecinos de este nodo. Esta reducción nos pasa de un circuito, como el ilustrado en la figura 2.15(a), al circuito representado por la figura 2.15(b), en donde:

$$I_i = \frac{g_i I_a}{\sum_{i \in \Gamma_e(a)} g_i} \quad (2.42)$$

De esta manera, el nodo a , ahora puede ser eliminado con el caso I.

Caso III. $|\Gamma_v(a)| = 1 \wedge |\Gamma_e(a)| = 1 \wedge \Gamma_i(a) = \phi$ (Equivalente de Thévenin). Utilizando el teorema de Thévenin, podemos eliminar el nodo a , reemplazando el circuito serie por un paralelo, como se ilustra en la figura 2.12, este circuito a su vez puede ser transformado en el circuito mostrado en la figura 2.13. Con lo cual podemos decir que se elimina la fuente de voltaje, es decir. los nodos a los que estaba conectada la fuente de voltaje se colapsan en uno solo. Siendo la magnitud de las fuentes de corriente igual a VY , con lo cual hemos eliminado el nodo a del circuito.

Caso IV. $|\Gamma_v(a)| = 1 \wedge |\Gamma_e(a)| > 1 \wedge \Gamma_i(a) = \phi$. (Nodo con una fuente de voltaje y varias admittancias). En este caso, la configuración del nodo a eliminar es la que describe la figura 2.14(a), la cual como ya se analizó, nos transforma esta fuente de voltaje en un circuito equivalente, con fuentes de voltaje en serie con los elementos que estaban conectadas originalmente al nodo eliminado a , como se mostró en la figura 2.14(b), y que volvemos a incluir en la figura 2.16(a).

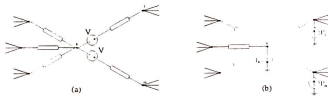


Figura 2.16: Aplicación del equivalente de Thévenin al circuito resultante de eliminar la fuente de voltaje.

Cada una de las ramas que contienen las fuentes de voltaje, pueden ser ahora reducidas aplicando el caso III (Thévenin a Norton), con lo cual el circuito equivalente resultante, es el mostrado en la figura 2.16(b), en donde:

$$I'_i = V g_i \quad (2.43)$$

$$I_{a'} = -V \sum_{i \in \Gamma(a)} g_i \quad (2.44)$$

Como se puede observar, de la figura 2.16(b), este circuito equivalente puede ser tratado ahora mediante el caso III.

Caso V. $|\Gamma_v(a)| > 1 \wedge |\Gamma_e(a)| > 1 \wedge \Gamma_i(a) = \phi$ (Nodo con varias fuentes de voltaje y varias admitancias). La configuración de este nodo es descrita por la figura 2.17.

Para resolver este caso, será necesario hacer uso de la superposición. Si dejamos activa solamente V_k , el circuito resultante al cortocircuitar las demás fuentes, sería el mostrado en la figura 2.18, el cual ya puede ser resuelto mediante el caso IV,

Al aplicar la transformación del caso III a este circuito obtendríamos, un circuito, cuya topología es descrita en la figura 2.19.

Finalmente y aplicando superposición con los circuitos equivalentes de cada una de las fuentes ya tratadas con el caso IV, el circuito equivalente que se obtendría sería el mostrado en la figura 2.20. En donde:

$$i \in \Gamma_e(a)$$

$$I_{ai} = g_i \sum_{j \in \Gamma_v(a)} V_j \quad (2.45)$$

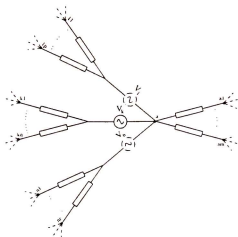


Figura 2.17: Nodo al cual llegan varias fuentes de voltaje.

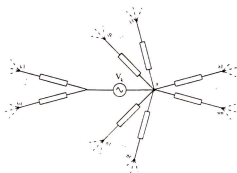


Figura 2.18: La fuente V_k de la figura 2.17 al actuar sola.

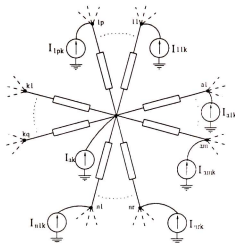


Figura 2.19: Circuito resultante al aplicar el teorema de Thévenin a cada una de las fuentes derivadas de la fuente V_k de la figura 2.18.

$$k \in \Gamma_v(a), i \in \Gamma_e(k)$$

$$I_{ki} = g_i \sum_{j \in \Gamma_v(a) \setminus \{k\}} V_j \quad (2.46)$$

$$\therefore I_{a'} = - \left(\sum_{i \in \Gamma_e(a)} I_{ai} + \sum_{k \in \Gamma_k(a); i \in \Gamma_e(k)} I_{ki} \right) \quad (2.47)$$

Caso VI. $|\Gamma_v(a)| > 1 \wedge |\Gamma_e(a)| > 1 \wedge |\Gamma_i(a)| = 1$ (Nodo con varias fuentes de voltaje, varias admitancias y una fuente de corriente). Este caso se muestra en la figura 2.21, para eliminar este nodo, utilizaremos el principio de superposición.

Al dejar activa solamente las fuentes de voltaje, se abre la fuente de corriente, con lo cual el circuito equivalente es el resuelto mediante el caso V, mostrado en la figura 2.17, y cuyo circuito equivalente con fuentes de corriente, es mostrado en la figura 2.20. Ahora bien, al dejar activa solo la fuente de corriente, el circuito equivalente que se obtiene, será el mostrado en la figura 2.22.

Analizando los circuitos de las figuras 2.20 y 2.22, vemos que sólo necesitamos sumar la fuente de corriente en el nodo a' a la ecuación correspondiente, obteniendo así la expresión para este caso, la cual está dada por

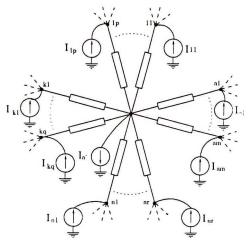


Figura 2.20: Circuito equivalente al aplicar superposición a cada uno de los circuitos resultantes por cada una de las fuentes de voltaje.

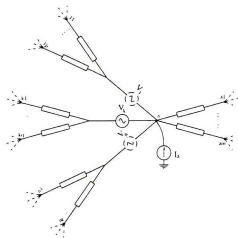


Figura 2.21: Nodo al que llega una fuente de voltaje, una fuente de corriente y una admitancia.

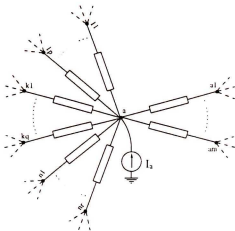


Figura 2.22: Circuito equivalente, al dejar activa solo la fuente de corriente.

$$i \in \Gamma_e(a)$$

$$I_{ai} = g_i \sum_{j \in \Gamma_v(a)} V_j \quad (2.48)$$

$$k \in \Gamma_v(a), i \in \Gamma_e(k)$$

$$I_{ki} = g_i \sum_{j \in \Gamma_v(a) \setminus \{k\}} V_j \quad (2.49)$$

$$I_{a'} = - \left(\sum_{i \in \Gamma_e(a)} I_{ai} + \sum_{k \in \Gamma_k(a); i \in \Gamma_e(k)} I_{ki} \right) + I_a \quad (2.50)$$

Finalmente, como se puede ver cada uno de los casos diferentes del primero, eventualmente convergen a él, por lo cual se conserva la propiedad para los demás. \square

2.4 Superposición en la clase rMGSC

En trabajos previos de investigación [Flores97, Mauss97] . el principio de superposición ha sido aplicado a un circuito con n fuentes, produciendo n

Capítulo 3

Algoritmo de Agrupamiento

En este capítulo, describimos la implementación del algoritmo para llevar un circuito a la clase rMGSC descrita en la sección 2.3. En la sección 3.1 son descritas las principales características del algoritmo. La sección 3.2 presenta el algoritmo de agrupamiento en sí, ilustrándolo con un ejemplo. Finalmente en la sección 3.3 se propone un algoritmo para que la gráfica resultante del agrupamiento sea de altura mínima.

3.1 Características del algoritmo

Básicamente el algoritmo toma un circuito y empieza a reducirlo eliminando los nodos pasivos hasta llegar a un circuito de la clase rMGSC. En la eliminación de cada nodo se realizan dos pasos, el primero es la conversión estrella-malla sobre ese nodo, que es la eliminación del nodo en sí y el segundo paso es la reducción de paralelos, el cual consiste en checar si los elementos generados en el paso anterior quedaron en paralelo con alguno de los elementos que ya existían previamente. El resultado final del algoritmo es la creación de una gráfica con una historia de las reducciones aplicadas al circuito.

El algoritmo está basado en algunas ideas clave: los elementos son presentados como admitancias; las regiones paralelas son representados como agrupamientos múltiples; la reducción de paralelos son detectados al momento de insertar los elementos.

3.1.1 Representación en admitancias

Este algoritmo representa las componentes del conjunto E como admitancias, dado que en cada aplicación de la reducción se realizan dos pasos:

- 1.- Eliminación del nodo n : Básicamente, esto corresponde a la eliminación Gaussiana, y como se dedujo en 2.37, necesitamos calcular la sumatoria de Γ_n . Si no hubiéramos usado esta representación, hubiésemos tenido que tratar con sumatorias de inversos.
- 2.- Reducción de paralelos: En representación de admitancias, la reducción de paralelos puede ser realizada por una adición; en representación de impedancias es el cociente del producto y la adición de los elementos involucrados. De tal manera que hemos ahorrado operaciones en este caso.

3.1.2 Representación en paralelo eficiente

El agrupamiento paralelo que este algoritmo construye, representa varios elementos conectados en paralelo en un solo agrupamiento. La figura 3.1.a muestra como representar un paralelo con n elementos utilizando el modelo de agrupamiento paralelo múltiple. La figura 3.1.b muestra el mismo caso usando un modelo de agrupamiento binario. Las figuras 3.1.a y 3.1.b muestran que estamos ahorrando recursos computacionales en espacio (i.e. menos memoria) y en tiempo (i.e. menos propagación ya que el modelo es mas pequeño).

3.1.3 Reemplazando una K-malla parcial con actualización paralelo y eliminación del elemento de la estrella

La eliminación de un elemento de la estrella implica la creación de lo que hemos llamado una malla parcial, y representa las admitancias de interconexión entre el nodo al cual estaba conectado el elemento y el resto de los vecinos del nodo a eliminar. Esta transformación es representada por $pK(m, n)$, que literalmente es interpretada como la malla parcial de m al eliminar el nodo n . La figura 3.2 representa gráficamente la malla parcial correspondiente al nodo 1 al eliminar el nodo 0, i.e. $pK(1, 0)$.

En este proceso, cuando eliminamos el nodo n , comparamos el nodo $k \in pK(m, n)$, contra cada uno de los elementos de Γ_m . Podemos hacer cada una de las siguientes acciones, basados en el valor de k

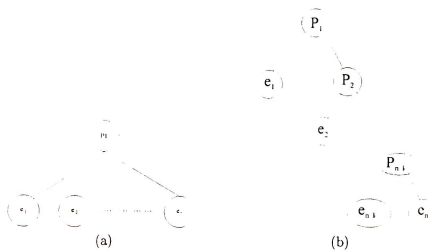


Figura 3.1: Agrupamientos paralelo (a) Múltiple y (b) Binario.

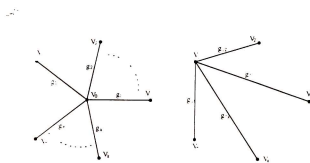


Figura 3.2: Malla parcial del nodo 1 al eliminar el nodo 0.

- $k = n$ → Eliminar elemento
- $k \in \Gamma_m$ → Actualización de paralelo
- $k \notin \Gamma_m$ → Inserción de elemento

en una pasada, eliminamos los elementos de la estrella e insertamos los elementos de la malla parcial para producir un circuito equivalente.

3.1.4 Reglas de Reducción

Básicamente hay dos tipos de reducciones, una para agrupamientos paralelos y otro para la conversión estrella-malla. La Tabla 3.1, muestra las restricciones algebraicas de cada uno de estos agrupamientos. Nótese que estamos asignando una dirección arbitraria a la corriente asociada con cada elemento.



PARALLEL	STAR
	
$1 \leq j \leq n$ $i_j = V_{pl} g_j$ $V_j = V_{pl}$	$i, j \in \Gamma_n$ $g_n = \sum g_{in}$ $i_{in} = \sum_{k \in P^K(i,n)} i_{ik}$ $V_i = \frac{i_i}{g_i}$ $V_n = \frac{1}{g_n} \sum g_{in} V_i$
$g_{pl} = \sum_{i=1}^n g_i$	$g_{ij} = \frac{g_n g_{jn}}{g_n}$

Tabla 3.1.-Restricciones Algebraicas

Una vez que hemos reducido el circuito a uno basado en restricciones de la clase rMGSC, usamos estas restricciones para producir un modelo del circuito.

3.2 Algoritmo para reducción rMGSC

Una vez que hemos descrito como trabajará el algoritmo, estamos listos para delinear el algoritmo.

3.2.1 Pseudo-código del algoritmo

Consideremos el siguiente circuito

$$C=(N,V,E,S,g)$$

donde

N : Conjunto de nodos del circuito

g : Nodo de referencia

V : Conjunto de nodos a donde se conectan las fuentes ($g \notin V$)

E : Conjunto de elementos

S : Conjunto de fuentes de votaje

La figura 3.3, muestra el algoritmo para reducir un circuito de la clase MGSC a uno de la clase rMGSC. La función $\text{rMGSC}(C)$ toma un circuito y comienza a eliminar todos los nodos no activos, reemplazando la estrella asociada con cada uno de ellos por una malla. La función $\text{Node_to_elim}(P)$, extrae el siguiente nodo a eliminar, i.e. el nodo de grado mínimo. La función $\text{Replace_Y_by_M}(n)$, reemplaza la estrella asociada con el nodo n por una Kn entre sus vecinos. Finalmente, la función $\text{Replace_eY_by_pK}(m, n)$ reemplaza la malla parcial asociada con el nodo m cuando el nodo n es eliminado. La lista L_{out} , guarda la lista de nodos en el orden en el cual fueron eliminados.

3.2.2 Ejemplo ilustrativo

Consideremos el circuito $C=(N,V,E,S,g)$, de la figura 3.4, donde

$$N = \{0, 1, 2, 3, 4, 5, 6\}$$

$$V = \{1, 2, 3\}$$

$$E = \{G_1, G_2, \dots, G_{10}\}$$

$$S = \{S_1, S_2, S_3\}$$

La figura 3.5, nos muestra la secuencia de eliminación al circuito de la figura 3.4, nótese que en la figura 3.4.(a), automáticamente se han detectado y reducido los paralelos del circuito original. Dado que en este algoritmo nos estamos guiando por la política de eliminación de grado mínimo, el nodo a eliminar será el 6, al realizar la eliminación de este nodo, el circuito equivalente será el mostrado en la figura 3.5.a. Lo mismo se repite para los nodos 5 y 4. Después de aplicar el algoritmo al circuito de la figura 3.4,

```

rMGSC(C)
  P ← N \ (V ∪ {g})
  Lout ← ()
  While P ≠ φ
    n ← Node_to_elim(P)
    Lout ← (n, Lout)
    Replace_Y_by_M(n)
    P ← P \ n
  Return Lout

Node_to_elim(P)
  (n ∈ P ∧ (∀m ∈ P : |Γn| ≤ |Γm|))
Return n

Replace_Y_by_M(n)
  For each m ∈ Γn
    Replace_eY_by_pK(m, n)
Return

Replace_eY_by_pK(m, n)
  For each k ∈ Γn
    case
      k = m : Γm → Γm \ n
      k ∈ Γm : Actualización paralela
      k ∉ Γm : Γm → Γm ∪ k
  Return

```

Figura 3.3: Algoritmo de Reducción.

obtenemos el circuito final reducido, mostrado en la figura 3.5.d. Como podemos ver, este último circuito satisface la propiedad de la clase rMGSC.

El algoritmo de reducción ha sido implementado en CLOS. El listado de la figura 3.6, es la definición del circuito.

La función `generate-clusters`, implementa el algoritmo de reducción produciendo una gráfica que contiene una historia de las reducciones aplicadas al circuito de la figura 3.4.

La figura 3.7, muestra la gráfica correspondiente a las reducciones que transforman el circuito de la figura 3.4, en el circuito de la figura 3.5.a. Los nodos terminales de la figura 3.7 denotan admitancias. Los nodos internos,

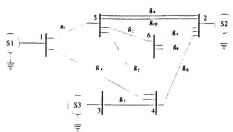


Figura 3.4: Circuito Original.

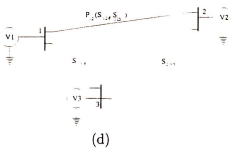
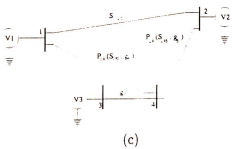
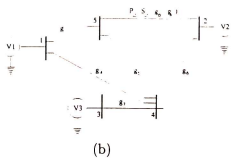
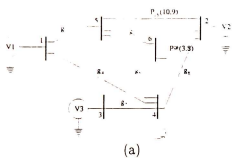


Figura 3.5: Proceso de reducción del circuito de la figura 3.4.

```

(setf ex1 (def-circuit
            :name 'Ejemplo1
            :elements '((g1 1 5) (g2 5 6)
                       (g3 2 6) (g4 1 4)
                       (g5 4 5) (g6 2 4)
                       (g7 3 4) (g8 2 6)
                       (g9 2 5)(G10 2 5))
            :sources '((s1 1) (s2 2) (s3 3))
            :size 7))
(generate-clusters ex1)

```

Figura 3.6: Definición del Circuito.

marcados con P denotan agrupamientos paralelos (detectados al tiempo de inserción). Un nodo Y representa una reducción estrella-malla. sus hijos son los elementos de la estrella, y sus ancestros representan la malla completa que reemplaza la estrella.

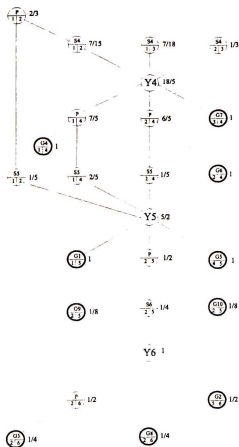


Figura 3.7: Gráfica generada para el circuito de la figura 3.4.

3.3 Algoritmo para preservar al mínimo la altura de la gráfica resultante

El propósito principal de este trabajo, es la capacidad de razonar acerca del comportamiento del circuito, por medio de la gráfica que se obtuvo en la sección anterior. Ahora bien, las explicaciones que se establezcan en el proceso de razonamiento, estarán en función de la altura de la gráfica resultante, dado que se formarán cadenas causales para este fin. Por tal motivo, si queremos tener cadenas causales cortas, será deseable tener gráficas de altura pequeña. Con esta premisa en mente, se desarrolló un algoritmo que

a la par que minimiza el número de elementos generados en el proceso de eliminación, aplica una política de eliminación que nos permite preservar la altura de la gráfica generada al mínimo.

3.3.1 Analogía del proceso de reducción con la vida real

El proceso de reducción anteriormente descrito puede ser presentado como una analogía de la vida diaria. Supongamos que nuestro circuito es representado por una aldea donde el índice de natalidad es 0, es decir, es una aldea condenada a desaparecer, donde cada individuo de la aldea representa un nodo del circuito. Si x es un individuo de la aldea, sus amigos se representan por Γ_x . Al morir el individuo x , el conjunto de individuos que asistirán al funeral será Γ_x , en el cual seguramente estrecharán los lazos de amistad debido a los momentos compartidos con el individuo x . De manera formal, el deceso del individuo x , afecta a sus amigos de la siguiente manera (i.e. reducción estrella-malla):

$$\forall y \in \Gamma_x \quad \Gamma_y \leftarrow (\Gamma_y \setminus x) \cup (\Gamma_x \setminus y) \quad (3.1)$$

Por supuesto, tal vez antes dos individuos $y, z \in \Gamma_x$, podrían haber tenidos lazos de amistad, pero seguramente, de la plática llevada a cabo en el funeral de x , estos lazos de amistad serán fortalecidos (i.e. reducción paralelo).

Ahora bien, supongamos la existencia de un libro, del cual una de sus hojas es utilizada para registrar a los asistentes a la ceremonia luctuosa, obviamente los allí registrados al inicio serán Γ_x . Si x nunca había asistido a ningún funeral, entonces se utilizará un nuevo libro y será el mismo que se utilice en el futuro cuando alguno de ellos fallezca. Denotemos al siguiente individuo que fallece como x^+ . Si éste era amigo de x , el libro será firmado por Γ_{x^+} , el cual estaba conformado de acuerdo a 3.1 por $(\Gamma_{x^+} \setminus x) \cup (\Gamma_x \setminus x^+)$. Definamos ahora una función Γ_x^* , la cual representa a todos los nombres inscritos en este libro desde el momento en que falleció x hasta que murieron todos los habitantes de la aldea. Obviamente la definición se tiene que realizar recursivamente, teniendo como límite cuando $\Gamma_x = \Phi$, como se expresa en 3.3.1.

$$\Gamma_x^* = \begin{cases} \Phi & \text{if } \Gamma_x = \Phi \\ x^+ \cup \Gamma_{x^+}^* & \text{en otro caso} \square \end{cases}$$

Hay varios datos que podríamos destacar en el libro, de los cuales los más importantes son:

1. **El libro puede ser no único**, es decir, si el individuo que murió nunca había asistido a un funeral, se creará un nuevo libro. Esto abre la posibilidad de que varios de los individuos mueran bajo esta condición, llevando a la creación de varios libros.
2. **Cuántas páginas tiene cada libro**. Este número nos indicará cuántos individuos conformaron la fraternidad, o lo que es lo mismo, nos proporcionará $|\Gamma_x^*|$.
3. **Que habitante firmó en más ocasiones el libro**. Esto nos indicará también, cuántos datos intercambió este individuo a lo largo de todas las ceremonias a las que asistió. Obviamente, mientras más ceremonias haya asistido, mayor información habrá intercambiado. Este es un aspecto muy importante que al ser comparado con la solución mediante métodos matriciales, nos da otro aspecto que puede ser aprovechado para mejorar la eficiencia en la solución de circuitos eléctricos, tal como se demuestra en [Flores V.].

3.3.2 Principio básico del algoritmo

Una vez establecida la analogía del proceso de reducción con la aldea, podemos plantear cual es el objetivo principal del algoritmo. Básicamente de lo que se trata es de acotar al mínimo $|\Gamma_x^*|$, en base a una política de selección adecuada de las características que debe reunir el siguiente nodo a eliminar y su relación con el nodo anteriormente eliminado. De la anterior analogía se ve claramente que para que $|\Gamma_x^*|$ sea pequeño, se necesitan crear el máximo de libros. Esto quiere decir que necesitamos eliminar primeramente nodos que no tengan relación con nodos eliminados. Esto se logra cuando escogemos $x^+ \notin \Gamma_x$. Claro que si seguimos esta política llegará un momento en que inevitablemente ningún nodo cumplirá con esta condición, por lo cual ahora podríamos poner como restricción, elegir a los que sólo se les ha eliminado un nodo vecino (i.e. individuos que han asistido a un solo funeral). En fin, una política de k-vecinos eliminados. Esta política no contempla que se generen los menos elementos posibles, por lo cual hay que mezclar las dos

políticas, de manera que haya un compromiso entre la altura y los elementos generados. Para esto, lo que necesitamos es crear una tabla Hash simple, cuya llave de entrada es $|\Gamma_x|$, e ir tomando los elementos más bajos de la tabla. A continuación, se establecen algunas definiciones necesarias para el algoritmo que se propone en la siguiente sección.

Definiciones

Las definiciones necesarias para la especificación del algoritmo son las siguientes:

N : Conjunto de nodos

$A = \{(i, j), i \in N, j \in N\}$: Conjunto de elementos

$\Gamma_a = \{x \in N, (a, x) \in A\}$: Nodos vecinos al nodo a

$\lambda_i = \{n \in N, |\Gamma_n| = i\}$: Lista de nodos de grado i

$\Lambda = \bigcup_j \lambda_j$

$\underline{\lambda} =$: Lista de nodos de menor grado

Aunque λ es un conjunto, será tratada como una cola modificada, la cual soporta los siguientes operaciones:

- $\lambda.insert(i)$: Añade el elemento i al final de la cola,
- $\lambda.remove()$: Remueve el primer elemento de la cola, regresándolo como resultado
- $\lambda.extract(i)$: Extrae el elemento i de la cola, no importa su posición en esta.

3.3.3 Algoritmo

La figura 3.8, presenta el pseudocódigo para el algoritmo propuesto.

Del algoritmo, podemos señalar tres cosas:

1. Dado que Λ contiene a todos los nodos del circuito, el decir que $\Lambda = \phi$, en la línea 1, equivale a afirmar que han sido eliminados el conjunto de nodos a eliminar.
2. El extraer los elementos de la cola $\underline{\lambda}$, en la línea 2, garantiza que el número de elementos generados se conservará al mínimo.
3. El extraer a Γ_i , de las diferentes colas (línea 4) y ponerlas al final de las que correspondan (línea 6), garantiza parcialmente que no se escogerá


```

rMGSC-Minimal
1  if  $\Lambda \neq \phi$ 
2     $a = \lambda.remove()$ 
3     $\forall i \in \Gamma_a$ 
4       $\lambda_{|\Gamma_i|.extract(i)}$ 
5       $\Gamma_i = (\Gamma_i \cup \Gamma_a) \setminus \{a, i\}$ 
6       $\lambda_{|\Gamma_i|.insert(i)}$ 
7    return  $a$ 
8  else
9    return error

```

Figura 3.8: Algoritmo de Reducción Mınimo.

un vecino al nodo a . Si se quisiera ser mas estricto en cuanto a este aspecto, se puede afinar el algoritmo para que considere la polıtica k -vecinos eliminados.

3.3.4 Ejemplo ilustrativo

Desafortunadamente, el ejemplo del circuito de la figura 3.4, nos produjo una grafica de reduccion (mostrada en la figura 3.7), que nos proporciona poca informacion acerca de como se relaciona esta con las caracterısticas topologicas del circuito que representa. Por tal motivo, tomaremos otro ejemplo, con el objeto de resaltar las caracterısticas buscadas. El circuito de prueba es el utilizado en [Brandwajn], y se presenta en la figura 3.9.

Como se puede observar en la grafica, hay un cierto orden de numeracion que representa el orden que se siguio en el proceso de eliminacion. En secciones posteriores, retomaremos esta numeracion a efectos de comparacion. Dado que el objetivo de esta seccion es encontrar ese orden, haremos una renumeracion al circuito, de manera que este sea el que cualquiera obtendrıa al ver el circuito; es decir, una numeracion natural. Este orden se presenta en la figura 3.10

Recordemos que el algoritmo rMGSC-Minimal, es el encargado de seleccionar el siguiente nodo a eliminar en base a una polıtica que preserve la altura de la grafica resultante al mınimo. La grafica es construida de la manera que se explico en la seccion 3.2.2. Al aplicar el algoritmo rMGSC-Minimal a este circuito, la grafica generada se presenta en la figura 3.11. Por ahora no haremos comentarios respecto de la grafica generada. Nos falta algun metodo para efectos de comparacion. Con este fin, se da una breve

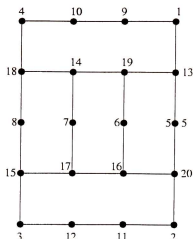


Figura 3.9: Red de ejemplo, numerada conforme a [Brandwajn].

reseña de como se ha enfrentado la solución de circuitos eléctricos.

3.3.5 Métodos de solución de circuitos eléctricos

Un enfoque sólido en la solución de redes eléctricas es el de las matrices dispersas. En el área de sistemas de potencia, en el cual son comunes los sistemas de redes hasta con 2000 nodos, obviamente no es práctico guardar y procesar los 4×10^6 elementos, de los cuales solo típicamente 6×10^3 elementos serán diferentes de 0. En la década de los 70's, se realizó mucha investigación [Tinney63, Tinney67, Tinney70] sobre cual era el orden de eliminación más adecuado, siempre guiado hacia un orden que garantizara la generación mínima de elementos en este proceso.

A mediados de la década de los 80, se retomó el tema de los vectores dispersos, los cuales aparte de tomar ventaja de la dispersidad de la matriz, también toman ventaja de la dispersidad de los vectores de excitación y de solución. Después de una cuidadosa revisión, se encontró que las gráficas obtenidas por este método, pueden ser obtenidas directamente por las producidas por el método de reducción de red, y será éste el que detallaremos a efectos de comparación. Para esto, retomaremos la red representada por la figura 3.9. La figura 3.12, nos muestra la matriz que representa a esta red, los círculos negros representan a los elementos del circuito original y, los blancos representan elementos generados en el proceso de eliminación.

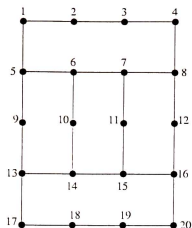


Figura 3.10: Red de ejemplo, numerada en un orden natural.

Si observamos cuidadosamente y revisamos columna a columna la matriz, podríamos formar la tabla 3.2. en la cual, la primera columna nos indica el número de columna de la matriz y , la segunda columna nos indica el número de renglón en el cual esa columna tiene su primer elemento diferente de 0, notese que el número de renglón es siempre mayor que el número de columna correspondiente.

<i>NODE</i>	<i>NEXT</i>	<i>NODE</i>	<i>NEXT</i>
1	9	11	12
2	11	12	15
3	12	13	18
4	10	14	17
5	13	15	17
6	16	16	17
7	14	17	18
8	15	18	19
9	10	19	20
10	13	20	0

Tabla 3.2.- Tabla auxiliar para la construcción de los vectores dispersos.

Ahora bien, ¿Que pasaría si formáramos cadenas de números siguiendo

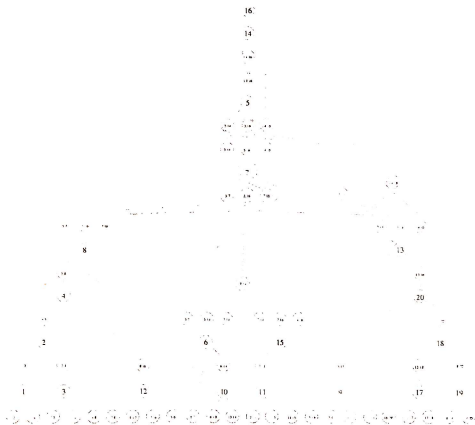


Figura 3.11: Gráfica resultante al aplicar el algoritmo rMGSC-Minimal al circuito de la figura 3.10.

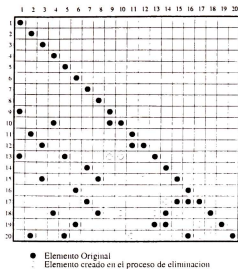


Figura 3.12: Matriz correspondiente al circuito de la figura 3.9.

la tabla anterior? Por ejemplo, tomemos la columna 1 y construyámosla:

$$1 \rightarrow 9 \rightarrow 10 \rightarrow 13 \rightarrow 18 \rightarrow 19 \rightarrow 20$$

Ahora tomemos el nodo 2 y construyamos su cadena.

$$2 \rightarrow 11 \rightarrow 12 \rightarrow 15 \rightarrow 17 \rightarrow 18 \rightarrow 19 \rightarrow 20$$

Si fuésemos un poco observadores y comparáramos contra el ejemplo de la aldea, concluiríamos que esas listas son en realidad Γ_1^* y Γ_2^* . Además analizándolas con más profundidad, veríamos que estas listas tienen, al final, una porción común, (i.e. decir existen varios libros). Si lo viéramos como una gráfica al unir las listas de cada uno de los nodos, obtendríamos la gráfica mostrada en la figura 3.13.

3.3.6 Comparación con rMGSC-Minimal y vectores dispersos

¿Cuál es la relación de los vectores dispersos con el método propuesto? Bien, la figura 3.14, es la figura 3.11, en la cual se ha sobrepuesto otra gráfica, uniendo los nodos que representan las transformaciones estrella-malla, de acuerdo a sus dependencias jerárquicas.

La figura 3.15, nos muestra la gráfica explícita, que si es comparada con la gráfica de la figura 3.13, obtenida por el orden de eliminación impuesto en el circuito de la figura 3.9, concluimos que la altura de la gráfica, se con-

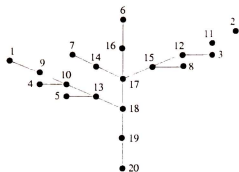


Figura 3.13: Gráfica de vectores dispersos de la matriz de la figura 3.12.

servó y aparte se logró obtener una gráfica más simétrica. Por otro lado, es necesario mencionar que el método de los vectores dispersos, no es más que una interpretación de la matriz resultante del proceso de eliminación, mientras que con el método de red, es realmente sobre esta gráfica que se trabaja, lo cual conduce a una mejor comprensión del proceso de reducción, pudiendo proponer esquemas de eliminación más elaborados. Finalmente, cabe resaltar un punto valioso, este método nos permite conocer las interdependencias creadas en el proceso de reducción, las cuales son necesarias en caso de implementación de algoritmos tales como refactorización de la matriz, cambios topológicos en el circuito, estudios de fallas; las cuales serán analizadas en el capítulo 4.

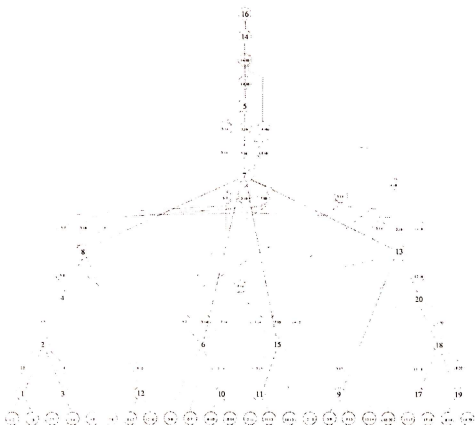


Figura 3.14: Sobreposición de los vectores dispersos sobre la gráfica de la figura 3.11.

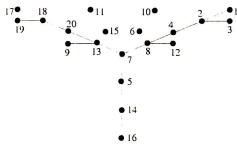


Figura 3.15: Gráfica de vectores dispersos explícita de la figura 3.14.

Capítulo 4

Tratamiento del problema de análisis de circuitos eléctricos con gráficas de agrupamiento

En este capítulo se desarrolla un modelo cualitativo, basado en la gráfica anteriormente descrita y que proponen varios algoritmos que nos permiten explotar la información contenida en la gráfica. La sección 4.1 describe el modelo construido a partir de la gráfica obtenida en el capítulo 2; la sección 4.2 describe diferentes algoritmos para explotar la gráfica, finalmente en la sección 4.3 se proponen varios algoritmos para reconfigurar la gráfica ante cambios en la estructura topológica del circuito representado por ésta.

4.1 Obtención del modelo del circuito

El tipo de restricciones generadas en [Flores97], trata sólo con circuitos reducibles serie-paralelo, cuya característica principal es que la gráfica de agrupamiento es un árbol binario. Un ejemplo de esta clase de circuitos, es mostrado en la figura 2.2, y que se repite en la figura 4.1, la cual ilustra una manera de agrupar este circuito. La gráfica de agrupamiento obtenida por [Flores97], es mostrada en la figura 4.2.a. La figura 4.2.b nos muestra la gráfica que se obtiene mediante la aplicación del algoritmo rMGSC.

Como se puede ver, los circuitos de este tipo pueden ser agrupados también por rMGSC. es decir, este tipo de circuitos son tan solo un subconjunto de los circuitos que rMGSC es capaz de reducir. Además, como se había comentado en [Flores97], al existir fuentes múltiples, se procedía a analizar el circuito equivalente para cada una de las fuentes, generando una gráfica

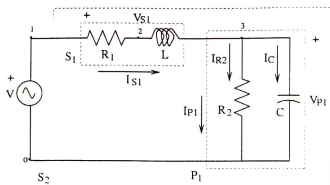


Figura 4.1: Circuito eléctrico correspondiente a la clase Serie-Paralelo.

para cada una de estas fuentes y al final, se aplicaba el principio de superposición para cada uno de los elementos de la gráfica. Vale la pena decir que, trabajado de esta manera se podría (muy probablemente) llegar a circuitos que topológicamente fueran diferentes, con los cual se complica el análisis global para la superposición. Por otro lado, en [Mauss98] se propone una metodología basada en líneas características, las cuales presuponen que cada una de las ramas conectadas a la estrella esta conformada por una fuente de voltaje en serie con una admitancia. Este esquema como se discutió en la secciones 2.2.3 y 2.2.4, nos lleva a una estrella con una fuente de corriente. Por esta razón, este planteamiento no puede tratar con fuentes de voltaje ideales, porque esta propuesta cae en contradicciones. Esto es ilustrado en la figura 4.3, en la cual se muestra la transformación de un nodo al cual llega una fuente de voltaje ideal. El equivalente obtenido mediante la aplicación de la metodología desarrollada en [Mauss98] es incorrecto, ya que la transformación correcta es la que se discutió en la sección 2.2.5, que se muestra en la figura 2.14.

En la práctica, todo el agrupamiento es hecho primero y después se produce un modelo del circuito basado en restricciones. El proceso de agrupamiento genera una gráfica conteniendo la historia de las transformaciones. En la gráfica de agrupamiento, distinguimos tres tipos de nodos: vértices de admitancias (representando ya sea admitancias originales o equivalentes), vértices de nodos (cada uno de los cuales representa una reducción estrella-malla, cada elemento conectado al eliminado apunta hacia ese vértice. las admitancias equivalentes salen del vértice del nodo eliminado) y; vértices paralelos (los elementos del paralelo apuntan hacia este vértice) el cual repre-

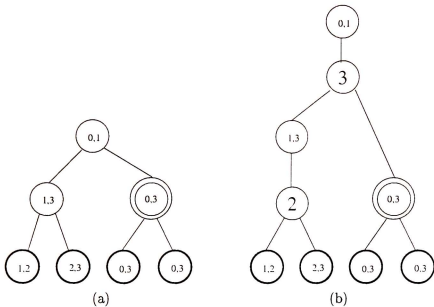


Figura 4.2: Agrupamiento en la clase (a) SP y (b) en la rMGSC del circuito de la figura 4.1.

senta una admitancia equivalente. A cada paso del proceso de agrupamiento se van generando vértices de diferentes tipos. El proceso termina cuando solo quedan nodos conectados a fuentes conectadas a referencia.

El modelo que escogimos producir está basado en admitancias, ya que las expresiones matemáticas para reducciones son más simples, comparadas con las de impedancias. Una admitancia, denotada por g , es el inverso de una impedancia, y representa que tan capaz es un elemento de conducir corriente eléctrica.

4.1.1 Obtención del modelo cualitativo

El modelo cualitativo que se obtendrá en esta sección, se basa en el modelo de confluencias desarrollado por Johan deKleer. A continuación se describen algunos de las características principales de este formalismo, para mayor información [deKleer] es una referencia excelente. A diferencia de las variables cuantitativas, las variables cualitativas pueden tomar solo un pequeño número de valores. Este conjunto de posibles valores es determinado por el

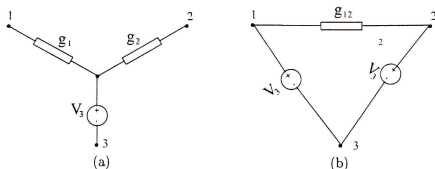


Figura 4.3: (a) Una estrella con una fuente de voltaje ideal y (b) el equivalente propuesto en [Mauss98].

espacio de la cantidad donde el participa. $[\cdot]_Q$ es usado para indicar el valor cualitativo de la expresión dentro de los paréntesis con respecto al espacio de la cantidad Q . Cada valor cualitativo corresponde a algún intervalo en la línea de los números reales. Estas regiones son completamente determinadas por las leyes y típicamente son disjuntas.

La propiedad más importante de una cantidad es si está incrementando, decreciendo o permanece invariable (o equivalentemente, su derivada es positiva, negativa o cero). Este simple, pero importante espacio de cantidad, consiste de solo tres valores: $+$, $-$ y 0 . $+$, representa el caso cuando la cantidad es positiva, 0 representa el caso cuando la cantidad es cero, y $-$ representa el caso cuando la cantidad es negativa. La notación de este espacio de cantidades es: $[\cdot]_0$. En general, el espacio de cantidades de $x < a$, $x = a$, y $x > a$ es denotado por $[\cdot]_a$. Entonces, $[x]_0 = +$ si y solo si $x > 0$, $[x]_0 = 0$ si y solo si $x = 0$, $[x]_0 = -$ si y solo si $x < 0$. En lo sucesivo $[\cdot]_0$ será escrito como $[\cdot]$.

La adición y la multiplicación en el álgebra de signos, se definen directamente en la tabla 4.1.

Donde es utilizado el símbolo $?$ para denotar un valor cualitativo ambiguo (indeterminado). Así por ejemplo, “ x esta incrementando” en el formalismo es $[\frac{dx}{dt}] = +$. Esta notación tiende a ser muy tediosa, por lo cual ∂x es usado como una abreviación para $[\frac{dx}{dt}]$. En el caso general, $\partial^n x = [\frac{d^n x}{dt^n}]$.

Aunque las confluencias pueden ser derivadas del conocimiento de sentido común del comportamiento del problema a modelar, la mayoría son o pueden ser vistas como una adaptación de los modelos físicos convencionales.

$[X]$	$[Y]$	$[X] + [Y]$	$[X] * [Y]$
+	+	+	+
+	0	+	0
+	-	?	-
0	+	+	0
0	0	0	0
0	-	-	0
-	+	?	-
-	0	-	0
-	-	-	+

Tabla 4.1: Operaciones de adición y multiplicación en el álgebra de signos.

Es común que esa adaptación sea casi directa, por ejemplo la ley de corrientes de Kirchhoff es exactamente $\sum I_i = 0$, y al ser transformada a su versión cualitativa deriva en $\sum_{i \in \Gamma_n} [I_i] = 0$. En general, una ecuación cuantitativa puede ser transformada a una cualitativa por medio de los siguientes axiomas:

A-I	$[e_1 + e_2] = [e_1] + [e_2]$
A-II	$[e_1 e_2] = [e_1] [e_2]$
A-III	$[0] + [e] = [e]$
A-IV	$[0] [e] = [0]$
A-V	$[+] [e] = [e]$
A-VI	$[-] [e] = -[e]$
A-VII	Si e es una constante, o siempre conserva el mismo signo, éste substituye su valor (i.e. $[g] = +$)

Tabla 4.2: Axiomas del álgebra de signos.

A continuación obtendremos, la versión cualitativa para la transformación estrella-malla, sean $i, j \in \Gamma_n$. Tenemos que

$$\partial g_{ij} = \left[\frac{dg_{ij}}{dt} \right] = \left[\frac{d}{dt} \left(\frac{g_i g_j}{\sum_{r \in \Gamma_n} g_r} \right) \right]$$

Por lo cual, al derivar esta expresión obtenemos:

$$\partial g_{ij} = \left[\frac{\left(\sum_{r \in \Gamma_n} g_r \right) \left(g_i \frac{dg_j}{dt} + g_j \frac{dg_i}{dt} \right) - g_i g_j \left(\sum_{r \in \Gamma_n} \frac{dg_r}{dt} \right)}{\left(\sum_{r \in \Gamma_n} g_r \right)^2} \right]$$

Reagrupando los miembros de las sumatorias y aplicando **A-I**:

$$\partial g_{ij} = \left[\frac{\left(\sum_{r \in \Gamma_n, r \neq j} g_r g_i \frac{dg_j}{dt} + g_i g_j \frac{dg_i}{dt} \right) + \left(\sum_{r \in \Gamma_n, r \neq i} g_r g_j \frac{dg_i}{dt} + g_i g_j \frac{dg_j}{dt} \right)}{\left(\sum_{r \in \Gamma_n} g_r \right)^2} \right] - \left[\frac{\left(g_i g_j \sum_{r \in \Gamma_n, r \neq i, r \neq j} \frac{dg_r}{dt} + g_i g_j \frac{dg_i}{dt} + g_i g_j \frac{dg_j}{dt} \right)}{\left(\sum_{r \in \Gamma_n} g_r \right)^2} \right]$$

Al eliminar los términos contrarios obtenemos:

$$\partial g_{ij} = \left[\frac{\left(\sum_{r \in \Gamma_n, r \neq j} g_r g_i \right) \frac{dg_j}{dt} + \left(\sum_{r \in \Gamma_n, r \neq i} g_r g_j \right) \frac{dg_i}{dt}}{\left(\sum_{r \in \Gamma_n} g_r \right)^2} \right] - \left[\frac{g_i g_j \sum_{r \in \Gamma_n, r \neq i, r \neq j} \frac{dg_r}{dt}}{\left(\sum_{r \in \Gamma_n} g_r \right)^2} \right]$$

Al aplicar **A-I** y **A-II**, obtenemos:

$$\partial g_{ij} = \frac{\left[\left(\sum_{r \in \Gamma_n, r \neq j} g_r g_i \right) \frac{dg_j}{dt} \right] + \left[\left(\sum_{r \in \Gamma_n, r \neq i} g_r g_j \right) \frac{dg_i}{dt} \right]}{\left[\left(\sum_{r \in \Gamma_n} g_r \right)^2 \right]} - \frac{[g_i g_j] \left[\sum_{r \in \Gamma_n, r \neq i, r \neq j} \frac{dg_r}{dt} \right]}{\left[\left(\sum_{r \in \Gamma_n} g_r \right)^2 \right]} \quad (4.1)$$



Ahora bien, tenemos que

$$\begin{aligned}
 [g_i] &= +, & \text{A - VII} \\
 [g_j] &= +, & \text{A - VII} \\
 [g_i g_j] &= +, & \text{A - II} \\
 \left[\sum_{r \in \Gamma_n, r \neq j} g_r g_i \right] &= +, & \text{A - I, A - II} \\
 \left[\sum_{r \in \Gamma_n, r \neq i} g_r g_j \right] &= +, & \text{A - I, A - II} \\
 \left[\left(\sum_{r \in \Gamma_n} g_r \right)^2 \right] &= +, & \text{A - I, A - II}
 \end{aligned}$$

por lo cual, la ecuación 4.1, puede ser escrita como

$$\partial g_{ij} = \partial g_j + \partial g_i - \sum_{\substack{r \in \Gamma_n \\ r \neq i, r \neq j}} \partial g_r$$

La tabla 4.1.1 muestra las restricciones algebraicas y cualitativas para la transformación estrella malla y los elementos paralelos.

PARALELO	ESTRELLA -MALLA
	
Restricciones Algebraicas	Restricciones Algebraicas
$1 \leq j \leq n$ $i_j = V_{p1} g_j$ $V_j = V_{p1}$ $g_{p1} = \sum_{i=1}^n g_i$	$i, j \in \Gamma_n$ $V_n = \frac{\sum_{i \in \Gamma_n} g_i V_i + I_n}{\sum_{j \in \Gamma_n} g_j}$ $g_{ij} = \frac{g_i g_j}{\sum_{r \in \Gamma_n} g_r}$
Restricciones Cualitativas	Restricciones Cualitativas
$1 \leq j \leq n$ $\partial i_j = [V_{p1}] \partial g_j + \partial V_{p1}$ $\partial V_j = \partial V_{p1}$ $\partial g_{p1} = \sum_{i=1}^n \partial g_i$	$i, j \in \Gamma_n$ $\partial V_n = \sum \partial v_I + \sum [v_i] \partial g_I + \partial I_n$ $\quad - (\sum [v_i] + I_n) \sum \partial g_I$ $\partial g_{ij} = \partial g_i + \partial g_j - \sum_{\substack{r \in \Gamma_n \\ i, j \neq r}} g_r$

4.1.2 Limitaciones de la ecuación de confluencias

Como se puede observar de la ecuación 4.2 de confluencias, habrá ocasiones en las cuales un circuito no sea analizable cualitativamente y esto depende en gran parte de la gráfica de agrupamiento.

$$\partial g_{ij} = \partial g_j + \partial g_i - \sum_{\substack{r \in \Gamma_0 \\ r \neq i, r \neq j}} \partial g_r \quad (4.2)$$

Supongamos que variáramos el elemento k de la estrella. Sí $k = i$ entonces:

$$\partial g_j = 0$$

$$\sum_{\substack{r \in \Gamma_n \\ r \neq i, r \neq j}} \partial g_r = 0$$

por lo cual

$$\partial g_{ij} = \partial g_k$$

por otro lado, si $k \neq i, k \neq j$, entonces

$$\begin{aligned} \partial g_i &= 0 \\ \partial g_j &= 0 \\ \sum_{\substack{r \in \Gamma_n \\ r \neq i, r \neq j}} \partial g_r &= \partial g_k \end{aligned}$$

por lo cual

$$\partial g_{ij} = -\partial g_k$$

Como caso particular, tenemos la clase de circuitos reducibles serie-paralelo, en la cual $k = i$ o $k = j$, por lo cual sólo el primer caso es aplicable, provocando que la propagación de restricciones cualitativas sea completa para este tipo de circuitos. Por otro lado, la conversión estrella-malla hace que el modelo sea incompleto para estrellas de más de dos elementos. ya que además de que genera múltiples cambios, estos no son del mismo signo. Es aún más importante observar que la ecuación 4.2 involucra todos los elementos de la estrella del nodo n ; por lo cual, basta con que alguno de los elementos de ella sea ambiguo para que la expresión completa lo sea. Podemos caracterizar una propiedad importante de estas gráficas de agrupamiento, que nos da certeza acerca de las limitaciones del razonamiento cualitativo, basado en confluencias, al ser aplicado a circuitos que no son reducibles serie-paralelo. Demostraremos que ante un cambio en uno de los elementos de la estrella formada en el nodo n donde $\Gamma_n > 2$, al aplicar la transformación estrella-malla en n y, después aplicarla a algún nodo $x \in \Gamma_n$, lleva a los nodos $(\Gamma_x \cup \Gamma_n) \setminus \{x, n\}$, a una configuración ambigua, por contener al menos un elemento ambiguo.

Proposición 2 *Si en el proceso de propagación de restricciones cualitativas se encuentra una conversión estrella-malla por la eliminación del nodo n , donde $|\Gamma_n| > 2$. la propagación se hará ambigua para los nodos $x \in \Gamma_n$.*

Demostración. Al variar sólo el elemento g_k , donde $k \in \Gamma_n$, la ecuación 4.2, puede ser expresada como:

$$\partial g_{ij} = \begin{cases} \partial g_k & \text{si } i = k \vee j = k \\ -\partial g_k & \text{de otra manera} \end{cases}$$

Ahora, supongamos que el siguiente nodo eliminado es $x \in \Gamma_n$, la estrella formada en el nodo x es $\Gamma_x = \Gamma_n \setminus \{x\} \cup Y$, donde Y son los elementos que no se conectan a los nodos Γ_n . Consideraremos dos casos, uno $x = k$, el nodo al cual estaba conectado al elemento que varía y $x \neq k$

1. $x = k$, para este caso, se procede a analizar los elementos $g_{ij}, i \in Y, j \in \Gamma_n \setminus \{k\}$

la expresión de confluencias será:

$$\partial g_{ij} = 0 + \partial g_k - [(\partial g_k + \partial g_k + \dots) - (0 + 0 + \dots)]$$

$$\partial g_{ij} = \partial g_k - \partial g_k$$

$$\partial g_{ij} = ?$$

2. $x \neq k$, aquí analizaremos dos casos

- (a) $g_{ij}, i \in Y, j \in \Gamma_n \setminus \{k\}$

la expresión de confluencias será:

$$\partial g_{ij} = 0 - \partial g_k - [(\partial g_k - \partial g_k - \partial g_k - \dots) - (0 + 0 + \dots)]$$

$$\partial g_{ij} = -\partial g_k - [(\partial g_k - \partial g_k)]$$

$$\partial g_{ij} = -\partial g_k - ?$$

$$\partial g_{ij} = ?$$

- (b) $g_{ij}, i = k, j \in \Gamma_n \setminus \{k\}$

la expresión de confluencias será:

$$\partial g_{ij} = \partial g_k - \partial g_k - [(-\partial g_k - \partial g_k - \dots) - (0 + 0 + \dots)]$$

$$\partial g_{ij} = \partial g_k - \partial g_k - [-\partial g_k]$$

$$\partial g_{ij} = \partial g_k - \partial g_k + \partial g_k$$

$$\partial g_{ij} = \partial g_k - \partial g_k$$

$$\partial g_{ij} = ?$$

Nótese que los casos 1 y 2 contemplan de alguna manera los nodos $\Gamma_x = \Gamma_n \setminus \{x\} \cup Y$, por lo cual estamos garantizando que al menos uno de los elementos de cada uno de ellos será ambiguo, ésto a su vez hará que en el proceso de propagación se obtengan valores ambiguos. \square

4.2 Algoritmo de propagación

Hay dos tipos de restricciones a saber: algebraicas y cualitativas. La propagación de éstas se realiza con el mismo algoritmo, ya que como se comentó

en el capítulo 2, al desarrollar el TDA de Rectángulos Complejos, las operaciones con valores cualitativos también fueron definidas. A continuación, se proporciona un algoritmo que realiza la propagación de restricciones algebraicas basada en la lista que entrega el algoritmo rMGSC. Para esto, basta con tomar la lista, y recorrer la gráfica en ese orden propagando las restricciones en cada uno de los nodos visitados. Con esto, lo que estamos haciendo es realizar los cálculos de la reducción de la red pasiva, hasta su transformación en una red de la clase rMGSC. Una vez hecha la propagación para obtener el circuito reducido, tenemos que realizar la propagación de las fuentes de voltaje, con el objeto de conocer los voltajes en cada uno de los nodos. Al obtener estos voltajes podemos decir que la red está resuelta, ya que el único conjunto de variables que nos falta conocer es el de las corrientes en los elementos. Estas puede ser calculadas con esta información mediante el uso de la ley de Ohm, ya que conocemos todos los voltajes nodales y cualquier elemento esta conectado a un par de nodos. La propagación de las fuentes de voltaje se logra ahora, aplicando la ecuación 2.31 a cada uno de los nodos de la lista L , entregada por rMGSC en orden inverso. El algoritmo 4.4 se encarga de propagar las restricciones algebraicas y cualitativas en la gráfica obtenida por rMGSC, él devuelve la lista L con los nodos en el orden que se fueron eliminando y S es una pila auxiliar.

Constraint-Propagation(L)

$S = \Phi$

While L

$n \leftarrow \text{pop}(L)$

For each $i, j \in \Gamma_n$

$g_{ij} \leftarrow \frac{g_i g_j}{\sum_{r \in \Gamma_n} g_r}$

$\partial g_{ij} \leftarrow \partial g_i + \partial g_j - \sum_{\substack{r \in \Gamma_n \\ i \neq r, j \neq r}} \partial g_r$

$S.Push(n)$

While S

$n \leftarrow \text{pop}(S)$

$v_n \leftarrow \frac{\sum_{i \in \Gamma_n} g_i v_i + I_i}{\sum_{i \in \Gamma_n} g_i}$

$\partial V_n = \sum \partial v_i + \sum [v_i] \partial g_i + \partial I_n - (\sum [v_i] + I_n) \sum \partial g_i$

return

Figura 4.4: Algoritmo de propagación de restricciones.

4.3 Algoritmos de modificación de la estructura topológica del circuito

En la presencia de una falla, un circuito eléctrico experimenta cambios topológicos que afectan su comportamiento. Un cortocircuito hace que dos nodos se colapsen, mientras que un circuito abierto elimina una rama del circuito. Los cortocircuitos reales son modelados como cortos, a través de un resistor de falla. En esos casos otro elemento es insertado en el circuito.

En la presencia de una falla, el comportamiento de un circuito se desvía del comportamiento esperado. El diagnóstico de circuitos trata de determinar que tipo de falla pudo haber tenido el circuito en base a la operación normal y el modo observado.

Varios enfoques han sido tomados para resolver el problema de diagnóstico. El diagnóstico basado en consistencia encuentra un modo de operación (en falla) cuyo modelo es consistente con el comportamiento observado. Las redes neuronales artificiales aprenden una función de clasificación, dado un conjunto de ejemplos del comportamiento observado bajo diferentes fallas del circuito.

Ahora, supongamos que tenemos un motor de diagnóstico, tal vez basado en alguno de los mecanismos anteriormente mencionados. Hay varias tareas de razonamiento que pueden ser tomadas, después de determinar que una falla dada ocurrió. Uno quisiera contestar preguntas como: “¿Qué pasa con la corriente en el elemento x después de la falla F ?”, “¿Porqué la corriente en el elemento x se incrementó después de la falla F ?”, “¿Cómo cambia la topología del circuito si la falla F se convierte en una falla ideal (cortocircuito o circuito abierto)?”, o “¿Cómo cambia el agrupamiento del circuito en la presencia de la falla F ?”. En esta sección se proponen esquemas para realizar tales tareas de razonamiento.

Trabajando a través de una serie de reducciones estrella-malla, transformamos el circuito hasta llegar a un circuito lo suficientemente simple, en el cual podemos calcular directamente algunos valores, para después regresar con estos valores a través de cada una de las transformaciones. En este proceso resolvemos cada uno de los circuitos anteriormente obtenidos, hasta llegar al circuito original, habiendo calculado todas las variables.

El proceso de modelado y solución no tiene porqué ser implementado de esa manera. Lo que en realidad se hace es obtener la secuencia de reducción, formando una gráfica de agrupamiento. Producimos un conjunto de relaciones algebraicas y cualitativas, llamadas restricciones, para cada parte del circuito, y para cada paso de reducción. El resultado de esta segunda fase es

llamado el modelo basado en restricciones del circuito. Al final, realizamos propagación de restricciones en el modelo del circuito, lo cual resuelve el circuito para las variables desconocidas.

4.3.1 Modificación del agrupamiento

Un programa de diagnóstico observa un dispositivo (un circuito en este caso) y clasifica su comportamiento como normal o en falla. En el caso de un circuito en falla, se supone que el programa de diagnóstico proveerá una descripción de la falla. Un circuito normal puede ser visto como un circuito con falla 0 (sin falla). Cualquier falla introduce un cambio en la topología del circuito y puede ser cualquiera de las siguientes: introducción de un nuevo componente entre dos nodos (cortocircuito no ideal), introducción de un nuevo componente en una rama del circuito (circuito abierto no ideal), eliminación de un componente (circuito abierto) o; colapso de dos nodos (corto circuito ideal). Los últimos dos casos pueden ser vistos como un caso especial de los dos primeros, donde la admitancia es ∞ y 0, respectivamente.

La figura 4.5.a muestra un circuito que tomaremos para discutir las ideas anteriormente expresadas. La figura 4.5.b muestra una posible gráfica de agrupamiento para el mismo circuito.

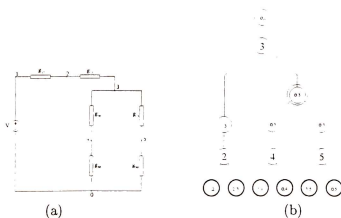


Figura 4.5: Ejemplo de agrupamiento.

La idea de modificación del agrupamiento es producir un agrupamiento para el circuito en falla, lo mas cercano al agrupamiento producido para el circuito original (sin la falla). Esta tarea puede ser llevada a cabo, ya que hemos diagnosticado el circuito y ya conocemos la falla (o al menos tenemos una hipótesis de cual es).

```

clustering-modification(CG, F(x,y))
  MCG=CG
  queue={F(x,y)}
  return reclustering(MCG, queue)

reclustering(MCG, queue)
  while (queue)
    element(w,z)=remove(queue)
    if (! element in MCG)
      if (par=search-for-parallel(MCG, element(w,z)))
        newpar=make-parallel-cluster(element(w,z), par)
        replace(MCG, par, newpar)
      else
        newels=elements(recluster-node(MCG,w,element(w,z)))
        queue=append(queue, newels)
  return(MCG)

```

Figura 4.6: Algoritmo de reagrupamiento.

Cuando introducimos una admitancia de falla al circuito, los grados de los nodos (x y y) a los que está conectado se incrementan en 1. Este incremento refleja que los dos nodos en falla ahora son vecinos. Supongamos que x es de grado menor que y y que $|\Gamma_x| = n$. Reconsiderando la eliminación del nodo x tenemos que incrementar el número de elementos que salen del nodo x en la gráfica de agrupamiento por n , es decir tenemos que formar $pSM(y, x)$, y lo mismo se deberá realizar para el nodo y . Si ya había un elemento en paralelo con el elemento insertado, solo actualizamos el paralelo. De otra manera, tenemos que aplicar recursividad, considerando las modificaciones topológicas que este nuevo elemento causa al circuito. Este procedimiento es formalmente establecido en la figura 4.6. La función `clustering-modification` toma como entrada una gráfica de agrupamiento CG y un elemento de falla F conectado a los nodos x y y . Solo llama a la función `reclustering` con una copia de la gráfica de agrupamiento y una cola de un solo elemento el cual es el de falla. La función `reclustering` toma una gráfica de agrupamiento y una cola de elementos a ser procesada, y regresa una gráfica de agrupamiento modificada con todos los elementos en la cola incorporados en la gráfica de agrupamiento. La función `recluster-node` toma una gráfica de agrupamiento, un nodo y un elemento; añade el elemento a la reducción del nodo en la gráfica de agrupamiento y regresa el nuevo

agrupamiento. La función *elements* regresa todos los elementos resultantes de la reducción del nodo. El resto de las funciones son muy intuitivas.

La figura 4.7 muestra las modificaciones (encerradas por una curva) del agrupamiento de la figura 4.5 para una falla entre los nodos 4 y 5.

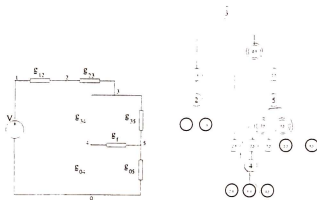


Figura 4.7: Modificaciones del agrupamiento.

4.3.2 Razonamiento asintótico

Una pregunta interesante es ¿Cómo cambia la estructura del circuito cuando la admitancia de falla es infinita o 0?. Cuando una admitancia toma un valor infinito, dos nodo se colapsan; cuando toma un valor 0, una sección del circuito se desconecta. En cualquier caso, la estructura del circuito cambia, y el agrupamiento tiene que ser modificado para reflejar estos cambios.

Un algoritmo para calcular tales cambios puede ser usado para explicar que pasa en la presencia de una falla. Ese algoritmo puede también ser usado para producir un circuito simplificado del modelo, lo cual puede ser usado también para verificar que el comportamiento exhibido corresponde al modelo del circuito simplificado.

Como ejemplo, la figura 4.8 muestra la modificación para una región del circuito conteniendo un cortocircuito ideal. En esa figura, si el elemento g_{03} se cortocircuita, los nodos 0 y 3 forman un supernodo. Bajo esas condiciones, podemos ver que los elementos conectados al nodo 0 están ahora conectados directamente al nodo 3. Tampoco hay elemento (como no la había antes) conectando los nodos 1 y 2. En general, cuando una admitancia toma un



Figura 4.8: Cortocircuito ideal.

valor infinito ($g \leftarrow \infty$), las formulas de reducción llevadas al limite, llevan a

$$\begin{aligned}
 \lim_{g_{0f} \rightarrow \infty} (g_{if}) &= \frac{g_{0i}g_{0f}}{\sum_{j \neq f} g_{0j} + g_{0f}} & \forall i \in \Gamma_0, i \neq f \\
 &= \frac{g_{0i}g_{0f}}{g_{0f}} \\
 &= \frac{\sum_{j \neq f} g_{0j}}{g_{0f}} + \frac{g_{0f}}{g_{0f}} \\
 &= \frac{g_{0i}}{0 + 1} \\
 &= g_{0i} \\
 \lim_{g_{0f} \rightarrow \infty} (g_{ij}) &= \frac{g_{0i}g_{0j}}{\sum_{k \neq f} g_{0k} + g_{0f}} & \forall i, j \in \Gamma_0; i \neq j; i, j \neq f \\
 &= 0
 \end{aligned}$$

La expresión anterior es una generalización para el caso en que haya más elementos conectados al nodo 0. Aún así, debemos tener cuidado con varios detalles. Primero, crear un supernodo entre dos nodos puede crear elementos paralelos, si ambos nodos tenían una vecino común. Esa situación puede ser observada, cuando quitamos un nodo y movemos todos los elementos al otro nodo. Segundo, al añadir nuevos elementos al segundo nodo, incrementa su cardinalidad; por lo tanto, tenemos que añadir más elementos equivalentes saliendo de ese nodo en la gráfica de agrupamiento. En este caso tenemos la misma situación como en la modificación de agrupamiento, por lo que podemos usar el mismo algoritmo. Tercero, una porción del circuito puede convertirse inactiva cuando se cortocircuitan dos nodos. En ese caso, el reagrupamiento elimina nodos hasta que un elemento equivalente (de toda la región) es conectado desde y hacia el mismo nodo. La región completa es eliminada. La figura 4.9 muestra el algoritmo.

El otro caso es un circuito abierto ideal. La figura 4.10 muestra la modificación del agrupamiento para ese ejemplo. En esa figura si el elemento g_{03}

```

short-reclustering(CG, x, y)
  MCG=CG
  remove-cluster(MCG, x)
  queue=out-elements(MCG, y)
  return reclustering(MCG, queue)

```

Figura 4.9: Algoritmo de reagrupamiento para un cortocircuito.

se abre, los nodos 0 y 3 se desconectan. Bajo esas condiciones, los elementos equivalentes g_{13} y g_{23} se abre también, y la fórmula para el elemento g_{12} se convierte en la fórmula para admitancias en conexión serie.

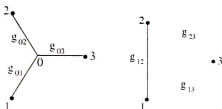


Figura 4.10: Circuito abierto ideal.

```

open-modification(CG, F(x, y))
  MCG=CG
  zero-reclustering(MCG, x, F)
  queue=zero-elements(MCG, x)
  return open-reclustering(MCG, queue)

open-reclustering(MCG, queue)
  while (queue)
    element(w,z)=remove(queue)
    if (par=search-for-parallel(MCG, element(w,z)))
      reduce-parallel(MCG, par, element(w,z))
    else
      zero-reclustering(MCG, w, element)
      queue=append(queue, zero-elements(MCG, w))
  return(MCG)

```

Figura 4.11: Reagrupando un circuito abierto.

Para este caso, las fórmulas de reducción tomadas hasta el límite proveén los cambios apropiados a la estructura del circuito.

$$\begin{aligned} \lim_{g_{0f} \rightarrow 0} (g_{if}) &= \frac{g_{0i}g_{0f}}{\sum_{j \neq f} g_{0j} + g_{0f}} & \forall i \in \Gamma_0, i \neq f \\ &= 0 \\ \lim_{g_{0f} \rightarrow \infty} (g_{ij}) &= \frac{g_{0i}g_{0j}}{\sum_{k \neq f} g_{0k} + g_{0f}} & \forall i, j \in \Gamma_0; i \neq j; i, j \neq f \\ &= \frac{g_{0i}g_{0j}}{\sum_{k \neq f} g_{0k}} \end{aligned}$$

La reducción aplicada en la figura 4.10, se generaliza para el caso cuando más elementos son conectados al nodo 0. Si los nodos 1 a n eran vecinos del nodo 0 antes, y ahora el elemento g_{0n} se abre, el agrupamiento que elimina el nodo 0 tiene menos elementos saliendo. i.e. el nodo n se desconecta, de tal manera que todos los elementos equivalentes g_{in} para $i \in \{0..n-1\}$ se hacen 0. El efecto de estos elementos cero tiene que ser propagado hacia arriba en la gráfica de agrupamiento. Algunos de ellos estarán en paralelo con otros elementos; en ese caso, la región paralelo se reduce, quedando sólo los otros elementos. Otros elementos pueden después desconectar otros pares de nodos. Aplicamos el mismo procedimiento a esos nodos. Esto lleva al algoritmo de la figura 4.11.

Nótese que podemos quitar un elemento de un nodo con cardinalidad 2. Esto crea un nodo colgante. La función zero-clustering se encarga de ese caso, quitando ese nodo de la gráfica de agrupamiento.

La figura 4.12 muestra las modificaciones a la gráfica de agrupamiento para el circuito de la figura 4.7 cuando los nodos 4 y 5 son cortocircuitados (i.e. $g_{45} \rightarrow \infty$). En ese caso, los elementos equivalentes (desde el nodo 4) g_{05} y g_{35} son iguales a g_{40} y g_{34} , respectivamente; el elemento g_{03} se hace 0. Después de eso, el nodo 4 de la gráfica de agrupamiento es eliminado. El agrupamiento paralelo p_{03} es también eliminado, dado que una de sus ramas se hace 0. La gráfica resultante es mostrada en la misma figura.

4.3.3 Razonamiento de primer orden

En la sección de modelado mostramos como un conjunto de confluencias pueden ser derivadas de la gráfica de agrupamiento. Estas confluencias capturan cómo, cambios en parámetros o variables del circuito afectan otras variables.

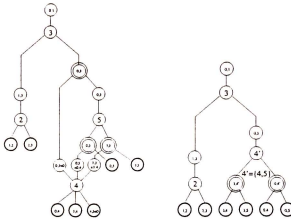


Figura 4.12: Reagrupamiento para cortocircuito.

Para razonar acerca de cómo las fallas afectan otras variables del circuito, empezamos asumiendo que nada cambia, excepto para la admitancia de falla. Si la falla es un cortocircuito no ideal, podemos asumir que el corto estuvo siempre ahí. Antes de que la falla apareciera, la admitancia de falla tenía un valor 0 (una admitancia cero es igual a una impedancia infinita). El cambio de una admitancia cero a cualquier valor con un valor real, produce un incremento en su valor numérico (i.e. un valor cualitativo positivo). Si la falla es un circuito abierto no ideal, asumimos que la admitancia de falla se decrementa.

Usando esos valores cualitativos, y cero para el resto de las admitancias, podemos propagar las restricciones y derivar cadenas causales de los cambios en el resto de las variables del circuito.

La figura 4.13 muestra los resultados del proceso de propagación para el circuito de la figura 4.7. En esa figura, una flecha hacia arriba significa un valor positivo cualitativo, i.e. un incremento, un guión significa cero y una flecha hacia abajo significa negativo.

Este tipo de razonamiento nos permite contestar preguntas tales como:

- “¿Que pasa con V_{R_3} cuando ocurre la falla F ?”
- “¿Porqué V_{R_5} incrementa cuando ocurre la falla F ?”

El sistema genera estructuras que pueden ser usadas para generar explicaciones como¹

¹No se ha generado lenguaje natural, a través de esta tesis se parafrasea la salida de la

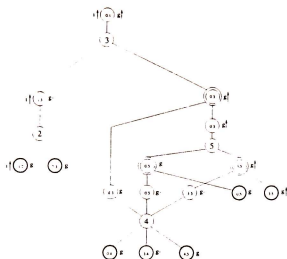


Figura 4.13: Razonamiento de primer orden.

- ‘La inclusión de , $\partial F = +$, causa que la admittancia d se incremente,
- esto a su vez hace que la admittancia j se decremente,
- ...
- lo cual hace que la admittancia l se decremente,
- por lo cual se incrementa la corriente I_l ,
- ...

Las fallas ideales, pueden ser consideradas como fallas reales en el límite. Para un cortocircuito, asumimos que la admittancia era cero y ahora toma un valor infinito; es decir, se incrementa. Para un circuito abierto, esta situación es la opuesta y la admittancia de falla es considerada que se decrementa.

4.4 Explicando los cambios topológicos

Los algoritmos de modificación de agrupamiento producen una nueva gráfica de agrupamiento con todos los cambios marcados. Las modificaciones topológicas que ocurren en la presencia de una falla pueden ser explicadas computadora

usando los cambios introducidos por la falla en la gráfica de agrupamiento. Por ejemplo, la salida que resulta de la introducción de la falla en el circuito puede ser leída como:

“cuando F ocurre, la reducción del nodo 4 cambia, dado que su cardinalidad se incrementa. La admitancia equivalente g_{345} , resultante de la reducción del nodo 4, esta ahora en paralelo con la admitancia g_{35} , y la admitancia equivalente g_{045} , resultante de la reducción del nodo 4, esta ahora en paralelo con la admitancia g_{05} .”

Capítulo 5

Conclusiones y trabajo futuro

En este capítulo presentamos las conclusiones obtenidas en esta investigación, así como las posibles líneas de investigación derivadas de ésta.

5.1 Conclusiones

En esta sección presentamos las conclusiones de esta investigación. Dado que cada capítulo de este trabajo presenta varias propuestas, se decidió establecer las conclusiones para cada uno de ellos.

A continuación se detallan las contribuciones del capítulo 2 al análisis de circuitos eléctricos.

- La sección 2.1 presentó una nueva representación para las cantidades que se utilizan en la solución de los circuitos eléctricos. Esta representación nos permite manejar desde valores exactos hasta valores con cierto grado de incertidumbre (intervalos), extendiendo esta notación al dominio de los complejos, y finalmente propone una estrategia para tratar con cantidades de carácter cualitativo, lo cual nos permite hablar de características físicas comunes de los circuitos eléctricos (i.e. cortos circuitos, circuitos abiertos).
- La sección 2.3, propone una metodología de eliminación de un nodo sin importar los elementos que están conectados a éste. Este es un enfoque importante y que hasta donde el autor de este trabajo ha investigado, no se ha propuesto hasta ahora una forma de automati-

zar este procedimiento. Básicamente la reducción propuesta es una generalización del teorema de Thévenin.

En el capítulo 3 se han presentado algunas herramientas para agrupar los circuitos eléctricos, basados en los principios establecidos en el capítulo 2. A continuación se detallan las contribuciones de éste capítulo al análisis de circuitos eléctricos.

- Se propuso un algoritmo de agrupamiento el cual a la vez que es eficiente, puede tratar con una clase mucho más amplia de circuitos en comparación de [Flores97] el cual solo puede tratar con circuitos reducibles Serie-Paralelo teniendo como característica fundamental el tratar con una sola fuente, si había mas fuentes se procedía a aplicar la superposición, mientras que el trabajo en [Mauss98] propone un esquema en el cual las ramas de las estrellas son elementos compuestos por una fuente de voltaje en serie con una impedancia, lo cual dejaba aún abierta la pregunta ¿Que pasa si la impedancia de alguna de las ramas es infinita?. Es decir, no puede tratar con estrellas cuyas ramas son fuentes de voltaje ideales.
- El agrupamiento se hace hasta llegar a la clase rMGSC en la cual como fue demostrado en la sección 2.4, podemos comenzar a dar solución al circuito. Es importante dejar claro que a la vez que ésta nos sirve como límite en el agrupamiento, nos proporciona información física valiosa respecto a como están interconectadas las fuentes de voltaje. En [Flores97], el proceso de reducción de un circuito con varias fuentes se tenía que hacer por medio de la aplicación del teorema de superposición, lo cual hacía que se trataran con circuitos topológicamente diferentes al aplicarla. En [Mauss98] el agrupamiento se aplica hasta que al final queda una fuente de voltaje en serie con una admitancia, lo cual aparte de quedar restringido a fuentes que tienen en serie una impedancia, se va hasta un punto donde el agrupamiento ya no proporciona información física relacionada con el circuito real.
- Finalmente la sección 3.3 nos presenta un algoritmo que genera gráficas de altura mínima, proponiendo una política de eliminación basada en las vecindades de los nodos del circuito. Este tipo de gráficas ya se habían utilizado antes [Brandwajn], pero eran tomadas como resultado del proceso de eliminación que dependía exclusivamente de cual esquema de eliminación se había aplicado. Se habían hecho comparaciones respecto a cual orden de eliminación generaba gráficas de altura

pequeña, pero no se habían propuesto esquemas de eliminación cuya meta fuera precisamente el producir este tipo de gráficas. Es decir, al enfocarse en el proceso de agrupamiento y no en la solución de una matriz, hemos sido capaces de explotar características propias de la gráfica, las cuales difícilmente se ven cuando hablamos de matrices.

En el capítulo 4 se desarrolló el modelo cualitativo basado en confluencias utilizando la gráfica obtenida en el capítulo 3. A continuación se detallan las contribuciones del éste capítulo al análisis de circuitos eléctricos.

- Se demostró que el modelo cualitativo sufre de severas limitaciones para circuitos no reducibles serie paralelo, lo que demuestra a su vez las limitaciones que tiene el modelo de confluencias desarrollado por deKleer para este tipo de circuitos. Dado que el dominio de aplicación en el cual se pretende aplicar esta metodología (i.e. Sistemas Eléctricos de Potencia), es mas bien raro encontrar circuitos reducibles serie-paralelo, se concluye que este modelo no es apropiado para su análisis. Esto principalmente se debe a que estamos utilizando una granularidad muy gruesa en los valores que pueden asumir las variables del sistema (i.e. $+$, 0 , $-$).
- Se estableció un algoritmo que actúa sobre este modelo para propagar las restricciones tanto algebraicas como cualitativas. El algoritmo opera en dos pasos, en el primero propaga los valores de los parámetros de la red y en el segundo propaga los valores de las fuentes para deducir los valores de los voltajes nodales.
- Se presentó un algoritmo que modifica el agrupamiento de un circuito en la presencia de una falla. Este algoritmo toma una gráfica de agrupamiento y una falla, y produce una gráfica de agrupamiento modificada, la cual refleja la inclusión de la falla en el circuito.
- Se presentaron dos algoritmos para realizar análisis asintótico, para reducir una gráfica de agrupamiento de un circuito en falla bajo la premisa que la falla es cero o infinito.
- Basados en la modificación de la gráfica, podemos producir cadenas causales que toman en cuenta los cambios en los valores de las variables del circuito, como resultado de una falla en el circuito. Podemos explicar también los cambios en la topología del circuito, basados en las modificaciones en el agrupamiento del circuito.

- Dado que las metodologías aquí propuestas toman como entrada la falla del circuito, podemos usar cualquier método para diagnosticar el circuito. Esto abre la posibilidad de usar métodos de diagnóstico eficientes, tales como redes neuronales artificiales, y combinarlos (con el propósito de explicación) con estos métodos de razonamiento. Esta combinación nos permite mantener lo mejor de ambos mundos, ganando eficiencia y capacidad de razonamiento.

En general, se debe considerar el valor didáctico de este trabajo ya que mediante este planteamiento de solución a las redes eléctricas, los alumnos se dan cuenta realmente de cuál es el proceso de solución de un circuito y no lo ven como simples manipulaciones de matrices. De la misma manera, debemos resaltar que utilizando este enfoque en la solución de circuitos eléctricos obtenemos directamente algoritmos eficientes ya que se realizan las operaciones mínimas para la obtención de la solución de los mismos. Ésto al ser comparado con el enfoque matricial el cual se basa en operaciones entre renglones y columnas nos damos cuenta que solo es apropiado para circuitos en los cuales la conectividad entre los nodos es muy fuerte, pero para circuitos cuya conectividad es débil, estos métodos basados en la topología del circuito toman una gran ventaja.

Como conclusión principal, debemos reconocer que el objetivo de esta investigación se vio limitado en cuanto al análisis cualitativo de circuitos, pero abrió una forma alternativa de ver el análisis de circuitos aún en el dominio cuantitativo, el cual supuestamente estaba completo para los expertos en ese dominio. Aspectos tales como el poder incidir directamente en la forma de la gráfica y el reagrupamiento de la gráfica en condiciones de falla, son cuestiones novedosas que hasta donde se tiene conocimiento no han sido enfrentados y, nos permiten decir que este es aún el inicio de una investigación más profunda.

Finalmente, dado que el modelo basado en confluencias demostró ser incompleto para circuitos no reducibles serie-paralelo, queda abierta la pregunta de si ¿Es posible desarrollar un espacio de cantidades de granularidad más fina que la propuesta por deKleer, que nos proporcione un modelo completo para este tipo de circuitos?

5.2 Trabajo Futuro

En lo que respecta al trabajo futuro, algunas de las posibles direcciones a tomar serían las siguientes:

- Desarrollo de algoritmos que puedan tratar con más tipos de restricciones (i.e. Orden de Magnitud). Con esto seremos capaces de simplificar el análisis de circuitos, al poder eliminar ciertos elementos que por sus valores pueden ser despreciados, sin que esto afecte sensiblemente el resultado del análisis.
- Desarrollar un módulo de explicación. Ya que tenemos un gráfico en el cual las interdependencias entre sus diferentes elementos son conocidas a priori; es posible en base a estas, establecer ciertas explicaciones en torno a cómo fueron obtenidos ciertos datos.
- Implementar una interfaz gráfica para el análisis de los circuitos.
- Extender el algoritmo para tratar fuentes dependientes. Muchos de los circuitos eléctricos tienen como elementos de sus modelos fuentes dependientes (i.e. transistor). Al ser incluidas en nuestro proceso de modelado, automáticamente podríamos resolver tales circuitos. La investigación tiene que ser realizada en aspectos tales como linealidad y su impacto dentro de nuestro modelo.
- Paralelizar los algoritmos en base a la gráfica obtenida. Al revisar las posibles trayectorias que contiene las gráficas de reducción, concluimos que cada una de ellas puede ser resuelta independientemente de las otras, lo cual abre la posibilidad de explotar el paralelismo inherente en este tipo de gráficas.

Bibliografía

- [Alefeld83] Alefeld, G.; Hezberger, J. *Introduction to Interval Computations*. Academic Press, New York. 1983.
- [Anderson73] Anderson, P. M. *Computer Methods in Power Systems Analysis*, Iowa State University Press, 1973.
- [Bondy76] Bondy, J.A. Murty, U.S.R., *Graph Theory with Applications*. New York: American Elsevier, 1976.
- [Brandwajn] Brandwajn, V.; Tinney, W.F.; Chan, S.M. ; *Sparse Vectors Methods*. IEEE Transactions on Power Apparatus and Systems, Vol. PAS-104, No. 2 February 1985.
- [Cerdea99] Cerda, J., Flores, J., *Modelling Circuits with Multiple Grounded Sources: An Efficient Clustering Algorithm*. In QR-99:13th International Workshop about Qualitative Reasoning, 43-51. Loch Awe, Scotland.
- [Cerdea00] Cerda, J., Flores, J., *Reasoning about Linear Circuits under Faulty Conditions*. Accepted for presentation in QR-00:14th International Workshop about Qualitative Reasoning, Morelia, Mich, Mexico.
- [Dahlquist73] Dahlquist, G., Björk, Å.; *Numerical Methods*, Prentice Hall, 1974.
- [Davis] Davis, R. *Diagnostic reasoning based on structure and behavior*, Artificial Intelligence, 24:347-410, 1984.
- [deKleer] de Kleer, J. *A qualitative physics based on confluences*. Artificial Intelligence, 24:7-83, 1984.
- [deKleer84a] de Kleer, J. *How circuits work*. Artificial Intelligence, 24:205-284, 1984.

- [Desoer69] Desoer, A.Ch.; Kuh, S.E., *Basic Circuit Theory*. McGraw-Hill International Editions, 1969
- [Duff77] Duff, I.S., *A survey of sparse matrix research*. Proc. IEEE vol. 65 (1977), pp. 500-535.
- [Flores96] Flores, J.; Farley, A. 1996. *Qualitative Phasor Analysis*. In QR-96: 10th International Workshop about Qualitative Reasoning, 43-51. Stanford AAAI Press.
- [Flores97] Flores, J.; *Reasoning about Linear Circuits in Sinusoidal Steady State*. PhD thesis, University of Oregon, August 1997.
- [Flores99] Flores, J. *Complex Fans*. Transactions on Mathematical Software, ACM, 1999
- [Flores V.] Flores, V. S.C. 2000. *Comparación de los métodos matriciales contra el método de reducción de red en la solución de circuitos eléctricos*. Tesis de Licenciatura, Facultad de Ingeniería Eléctrica, Universidad Michoacana de San Nicolás de Hidalgo.
- [Forbus84a] Forbus, K.D. *Qualitative process theory*. Artificial Intelligence, 24:85-168, 1984
- [Genesereth] Genesereth, M. R., *The use of design descriptions in automatic diagnosis*. Artificial Intelligence, 24:411-436, 1984.
- [Hamscher] Hamscher, W.C., *Modelling digital circuits for troubleshooting*. Artificial Intelligence, 51:223-271, 1991
- [Kerr77] Kerr, R.B.; *Electrical Network Science*, Prentice-Hall, Englewood Cliff, NJ, 1977.
- [Kuipers85] Kuipers, B. J.; *The limits of qualitative simulation*. In Proc. 9th Int. Joint Conf. on Artificial Intelligence (IJCAI-85). pages 128-136, San Mateo, CA, 1985, Morgan Kaufman.
- [Mauss97] Mauss, J. 1998. *Analyze Kompositionales Modelle durch Serien-Parallelen-Stern Aggregation*, PhD thesis, DISKI-183, Sankt Augustin, 1997
- [Mauss98] Mauss, J. 1998. *Local Analysis of Linear Networks by Aggregation of Characteristic Lines*. In DX-98: 9th International Workshop on Principles of Diagnosis, Sea Crest Resort, Cape Cod, USA, AAAI Press.

- [Shen] Shen, D. W. C. 1947. *Generalized Star and Mesh Transformations*. Philosophical Magazine and Journal of Science, 38(7) 267-275.
- [Stagg68] Stagg, El-Abiad; *Computer Methods in Power Systems Analysis*, Mc Graw Hill IES, 1968
- [Stallman] Stallman, R. and Sussman, G.J. *Forward reasoning and dependency-directed backtracking in a system for computer-aided circuit analysis*. Artificial Intelligence, 9:135:196, 1977
- [Sussman] Sussman, G. J.; Steele Jr., G.L. 1980. *CONSTRAINTS A Language for Expressing Almost-Hierarchical Descriptions*, Artificial Intelligence, 14, 1-39.
- [Tinney63] Sato, N., Tinney, W.F. *Techniques for Exploiting the Sparsity of the Network Admittance Matrix*, in IEEE Trans. Power App. Syst., vol. PAS-82, pp. 944-950, Dec. 1963.
- [Tinney67] Walker, J.W., Tinney, W.F. *Direct Solution of Sparse Network Equations by Optimally Ordered Triangular Factorization*, in IEEE Trans. Power App. Syst., vol. PAS-55, pp. 1801-1809, Nov. 1967.
- [Tinney70] Ogbuobiri, E.C., Walker, J.W., Tinney, W.F. *Sparsity-Directed Decomposition for Gaussian Elimination on Matrices*, in IEEE Trans. Power App. Syst., vol. PAS-89, pp. 141-150, Jan. 1970.
- [Williams84] Williams, B. C. *Qualitative analysis of MOS circuits*. Artificial Intelligence, 24:281-346, 1984.
- [Walton87] *Network Analysis and Practice*. Cambridge University Press, Cambridge, MA, 1987.

Los abajo firmantes, integrantes de jurado para el examen de grado que sustentará el **Sr. Jaime Cerda Jacobo**, declaramos que hemos revisado la tesis titulada:

“Análisis Cualitativo de Circuitos Eléctricos”.

Y consideramos que cumple con los requisitos para obtener el Grado de Maestro en Ciencias en la especialidad en Ingeniería Eléctrica opción Computación.

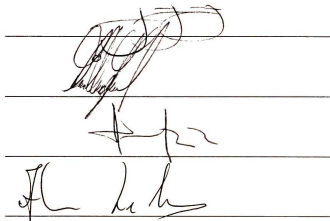
Atentamente,

Dr. Juan José Flores Romero

Dr. Guillermo B. Morales Luna

Dr. Arturo Díaz Pérez

Dr. Adriano de Luca Pennacchia



The image shows four horizontal lines representing signature lines. The first line has a large, complex handwritten signature. The second line has a smaller, more compact signature. The third line has a signature that appears to be 'A. Díaz Pérez'. The fourth line has a signature that appears to be 'A. de Luca Pennacchia'.

CENTRO DE INVESTIGACION Y DE ESTUDIOS AVANZADOS DE
INSTITUTO POLITECNICO NACIONAL

BIBLIOTECA DE INGENIERIA ELECTRICA
FECHA DE DEVOLUCION

El lector está obligado a devolver este libro
antes del vencimiento de préstamo señalado
por el último sello.

DEVOLUCION

